

Implementación de un control analógico para convertidores reductores bidireccionales QSW-ZVS con cambio de modo automático

Kevin Martin, Aitor Vázquez, Manuel Arias, Javier Sebastián
Grupo de Sistemas Electrónicos de Alimentación,
Campus de Viesques s/n, Universidad de Oviedo
Email: martinkevin@uniovi.es

Resumen—En este trabajo se propone un control analógico sencillo para la transición automática entre modos fuente y sumidero de potencia en un convertidor reductor *Quasi-Square-Wave Zero Voltage Switching* (QSW-ZVS). Se controla la corriente por la inductancia con un control de histéresis de corriente con banda de ancho variable. Los límites superior e inferior de la banda de histéresis se enclavan para asegurar operación en QSW-ZVS con un único valor de control de corriente, independientemente del sentido del flujo de potencia. Esto permite controlar cualquier convertidor PWM capaz de operar en QSW-ZVS con un único lazo de control. La implementación propuesta, basada en un circuito analógico sencillo, elimina la necesidad de utilizar controles digitales multimodo o basados en *look-up-tables*. La propuesta se verifica con un convertidor reductor de 50 W.

Palabras clave – Conmutación suave, Control bidireccional, Convertidores cc-cc.

I. INTRODUCCIÓN

El convertidor reductor síncrono es muy utilizado en aplicaciones de *point-of-load*. Este tipo de aplicaciones normalmente requieren soluciones compactas, baratas y eficientes sin aislamiento galvánico. Es común hacer operar estos convertidores reductores en modo *Quasi-Square-Wave* (QSW) [1], también conocido como Modo de Corriente Triangular (TCM) [2]. Al hacer conmutar el convertidor a frecuencia variable, adaptada a la potencia demandada o entregada por la carga, se puede conseguir la conmutación a tensión cero en los transistores (*Zero Voltage Switching* o ZVS), reduciendo significativamente las pérdidas de conmutación [1]–[3]. Cuando se utiliza una topología con rectificación síncrona, como el convertidor reductor síncrono mostrado en la Fig. 1, es posible obtener operación en ZVS con flujos de potencia bidireccionales [4]. La operación del convertidor reductor síncrono con ZVS permite mejorar la eficiencia del mismo o reducir el tamaño de su filtro de salida al permitir una frecuencia de conmutación mayor.

A pesar de que el principio de operación de los convertidores QSW-ZVS es relativamente simple, la implementación real requiere múltiples sensores de tensión y corriente y suele utilizar control digital [2], [5], [6]. El uso del control digital resulta especialmente útil en aplicaciones complejas, como podrían ser las micro-redes de corriente continua, donde se puede llegar a reconfigurar los convertidores durante su operación de forma remota [7], [8]. Algunos de los sensores únicamente son necesarios cuando se añaden funcionalidades como el control estricto sobre los tiempos muertos [6], [9] o se quieren utilizar

sistemas modulares inteligentes [9]. Sin embargo, aquellas aplicaciones donde el coste es un factor limitante no pueden permitirse el uso de una gran cantidad de sensores o controles digitales de altas prestaciones, prefiriendo implementaciones con controles analógicos más sencillos y económicos.

Actualmente hay una tendencia a usar convertidores de potencia y cargas electrónicas cada vez mayor. En algunas aplicaciones, como la interconexión de buses de corriente continua en vehículos con sistemas de almacenamiento de energía [5] o la alimentación para memorias DDR (*Double Data Rate*) [10], estos convertidores deben ser capaces de gestionar tanto cargas pasivas como activas. Estas cargas activas pueden demandar potencia desde el bus o inyectar corriente hacia el mismo, como se muestra en la Fig. 1. El convertidor debe regular su tensión de salida para proporcionar un bus estable a cualquier carga conectada, que puede ser activa o pasiva. Este tipo de convertidores se conocen como fuente/sumidero [10], puesto que pueden actuar como una fuente y proporcionar corriente hacia el bus pero también actuar como un sumidero y recircularla hacia la fuente principal de energía en caso de que la potencia demandada sea menor que la inyectada por las cargas activas.

En este trabajo se propone un circuito analógico muy sencillo para el control de un convertidor reductor síncrono fuente/sumidero operando en QSW-ZVS. El principio de operación y el diseño del controlador se presentan en la Sección II. En la Sección III se proporcionan detalles sobre el pro-

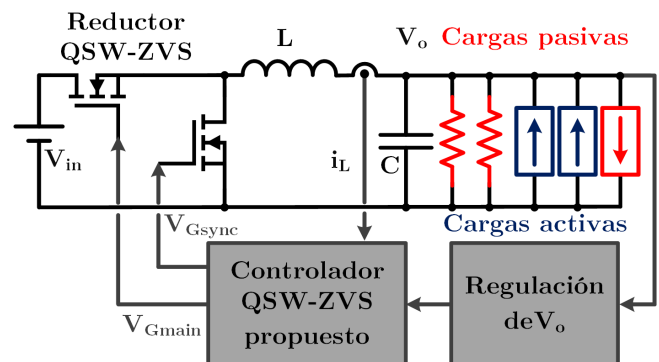


Figura 1: Convertidor reductor QSW-ZVS fuente/sumidero regulando la tensión de salida V_o con cargas activas y pasivas.

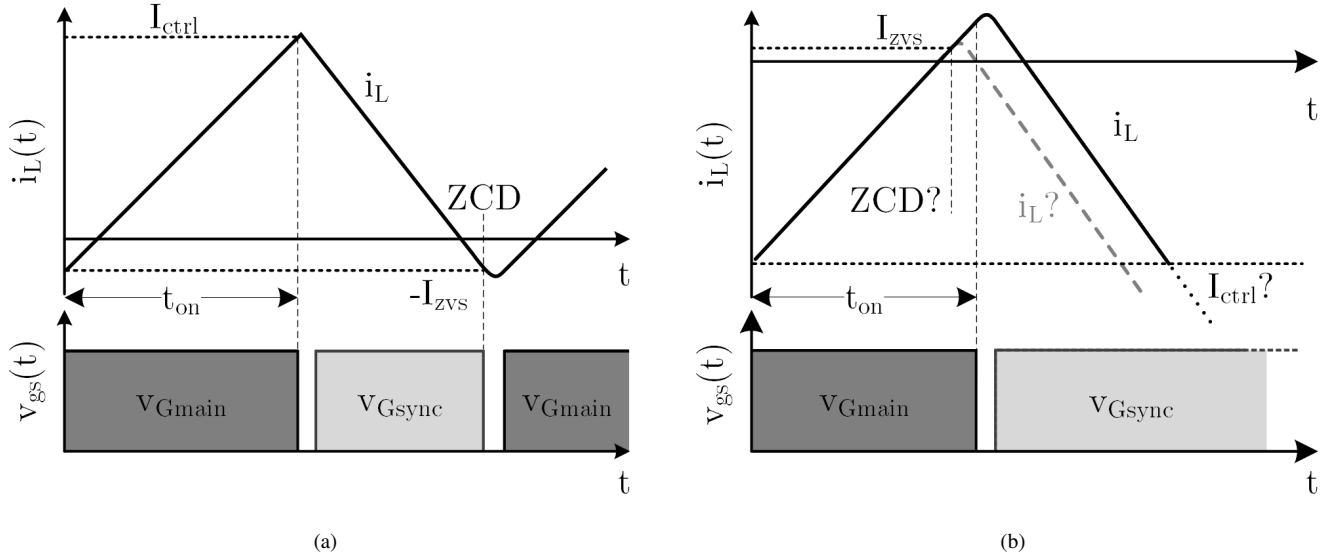


Figura 2: Corriente por la inductancia y señales de puerta para el interruptor principal y el rectificador síncrono en un reductor QSW-ZVS con control en modo tensión tradicional: (a) flujo de potencia directo (modo fuente) (b) flujo de potencia invertido (modo sumidero).

totipo diseñado y se muestran los resultados experimentales que verifican la correcta operación de la solución propuesta. Finalmente, en la Sección IV, se extraen algunas conclusiones sobre el circuito presentado en este trabajo.

II. DESCRIPCIÓN DEL CIRCUITO DE CONTROL PROPUESTO

II-A. Problemas del control en modo tensión en convertidores bidireccionales operando en QSW-ZVS

Para asegurar el correcto funcionamiento en QSW-ZVS de un convertidor reductor, se deben cumplir dos condiciones esenciales. En primer lugar, la inductancia debe ser magnetizada durante un tiempo t_{on} suficientemente largo para conseguir que la corriente de pico (I_{ctrl}) sea aproximadamente dos veces mayor que la corriente media de salida deseada. El control se realiza sobre t_{on} y no sobre I_{ctrl} directamente, como se muestra en la Fig. 2a. Posteriormente, la inductancia tiene que desmagnetizarse hasta alcanzar un valor de corriente ligeramente negativo ($-I_{zvs}$) que es suficientemente grande como para cambiar el estado de las cargas en las capacidades parásitas de los MOSFETs durante un pequeño periodo resonante y obtener ZVS [3]. Este proceso basado en dos eventos se repite cada ciclo de conmutación con el valor de t_{on} necesario.

Debido a estas condiciones, para obtener QSW-ZVS a distintas potencias se requiere la operación a frecuencia variable. Puesto que $-I_{zvs}$ es fija y debe ser alcanzada cada periodo de conmutación, la corriente media de salida depende únicamente de I_{ctrl} . Al tener un valor de inductancia fijo, I_{ctrl} sólo puede incrementarse al reducir la frecuencia de conmutación.

El control en modo tensión para convertidores QSW-ZVS unidireccionales típicamente se basa en un modulador por ancho de pulso digital (DPWM) y un lazo de control que define el valor de t_{on} independientemente de la corriente por la inductancia [9]. Para operar en modo fuente, el estudio descrito en [9] determina el valor de I_{ctrl} de forma precisa. Sin

embargo, puesto que la operación en QSW-ZVS requiere una frecuencia de conmutación variable, el control en modo tensión solamente puede estimar el evento de detección del paso de la corriente por la inductancia por el valor $-I_{zvs}$ (ZCD) que termina el periodo de conmutación. Esta estimación puede no ser precisa, por lo que normalmente se usa la medida de la corriente por el interruptor o la inductancia, como se puede ver en Fig. 2a. Sin embargo, cuando el flujo de potencia se invierte y el convertidor pasa a operar en modo sumidero, el evento fijado por la variable de control t_{on} entra en conflicto con el evento ZCD, haciendo que el periodo de conmutación y el valor de I_{ctrl} no se puedan controlar. La Fig. 2b muestra este escenario, donde la forma de la corriente por la inductancia i_L depende de qué eventos de los que colisionan tengan prioridad y no hay forma de asegurar la correcta operación del convertidor.

II-B. Método de control propuesto

Para asegurar la operación en QSW-ZVS del convertidor es necesario mantener la corriente por la inductancia i_L entre un límite superior y otro inferior. El control tradicional en modo tensión ya requiere un sensor de corriente con un buen ancho de banda para la generación precisa del evento ZCD. Esta medida de i_L permite la implementación de un control por histéresis de corriente (HCMC) [11], [12] sin necesidad de añadir sensores adicionales.

Las implementaciones clásicas de HCMC tienen una banda de histéresis de ancho fijo, que no asegura que la corriente por la inductancia alcance $\pm I_{zvs}$. Para la operación correcta en QSW-ZVS, el ancho de la banda de histéresis debe ajustarse para mantener la corriente por la inductancia entre I_{ctrl} y $-I_{zvs}$ cuando el convertidor procesa un flujo de potencia directo (modo fuente) y entre I_{zvs} y un valor de I_{ctrl} negativo para un flujo de potencia inverso (modo sumidero).

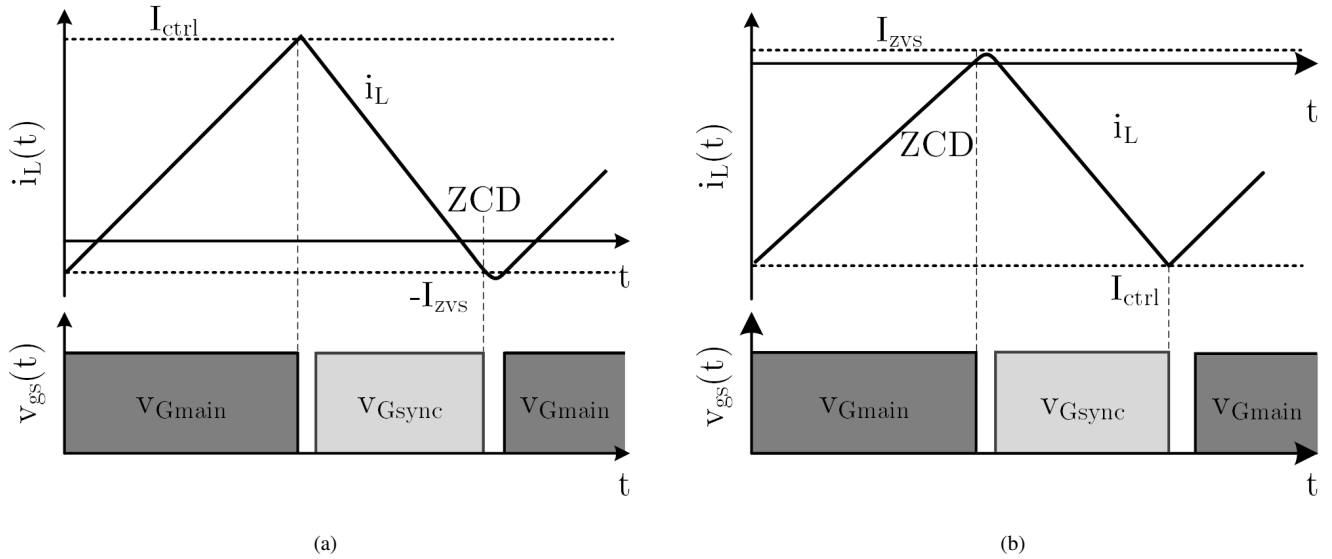


Figura 3: Corriente por la inductancia y señales de puerta reductor QSW-ZVS con el control propuesto: (a) modo fuente (b) modo sumidero.

La implementación digital del HCMC de ancho variable se ha realizado anteriormente [5], [12], sumando y restando la mitad del ancho de la banda de histéresis requerido a la variable de control para generar el límite superior e inferior que se proporcionan a los comparadores. Este procedimiento resulta poco práctico para la implementación analógica, por lo que se opta por una filosofía distinta. En el caso de flujos de potencia unidireccionales, donde el convertidor siempre opera en modo fuente, $-I_{zvs}$ se usa como el límite inferior y fijo de la banda de histéresis, mientras I_{ctrl} actúa como límite superior variable y permite controlar el ancho de la banda de histéresis (Fig. 3a). Si I_{ctrl} viene proporcionada directamente por el lazo de regulación, no hay necesidad de implementar sumadores analógicos, simplificando el circuito con respecto a implementaciones anteriores. En aquellos convertidores que tengan que operar en modo sumidero, cuando I_{ctrl} se hace negativa y se invierte el flujo de potencia, I_{zvs} se convierte en el nuevo límite superior y fijo de la banda de histéresis mientras I_{ctrl} pasa a ser el nuevo límite inferior variable, controlado por el lazo de regulación (Fig. 3b).

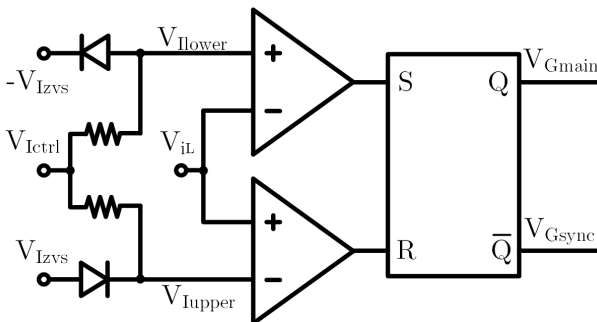


Figura 4: Propuesta para la implementación del controlador HCMC con banda de ancho variable.

Para permitir la transición automática entre los dos modos de operación, el control se implementa con el circuito mostrado en la Fig. 4. El biestable genera las señales de puerta para los MOSFETs mostrados en la Fig. 1 en función de dos eventos: *Set* y *Reset*. Cuando el convertidor opera en régimen permanente, al principio del periodo de conmutación, el biestable recibe un evento *Set* porque la medida de i_L alcanza el límite inferior de la banda de histéresis. La salida del biestable cambia y el interruptor principal del convertidor reductor se enciende, magnetizando la inductancia. Cuando la medida de i_L llega al límite superior de la banda de histéresis (i.e. $I_{upper} = \max\{I_{ctrl}, I_{zvs}\}$), las entradas al biestable cambian, recibe un evento *Reset* y se reinicia, apagando el interruptor principal, encendiendo el rectificador síncrono y desmagnetizando la inductancia. Cuando la medida de i_L llega al límite inferior de la banda de histéresis, (i.e. $I_{lower} = \min\{I_{ctrl}, -I_{zvs}\}$), el biestable recibe de nuevo un evento *Set* y comienza un nuevo periodo de conmutación.

Es importante tener en cuenta que en la Fig. 4 las magnitudes controladas se expresan como tensiones. Esto se debe a que el sensor de corriente y el lazo de regulación proporcionan una salida en tensión (V_{iL} y V_{Ictrl} respectivamente) que están escaladas con respecto a la magnitud que realmente se controla en el convertidor (i_L).

Utilizando el circuito propuesto, cuando I_{ctrl} es mayor que I_{zvs} , la potencia fluye de entrada a salida y el convertidor opera en modo fuente. Si I_{ctrl} pasa a ser menor que $-I_{zvs}$, se invierte el flujo de potencia y el convertidor pasa a modo sumidero, haciendo circular la corriente desde su salida hacia la entrada. En el caso en que I_{ctrl} tiene un valor entre I_{zvs} y $-I_{zvs}$, no hay transferencia neta de potencia en ninguna dirección y el convertidor opera a frecuencia de conmutación máxima, que depende de los valores de I_{zvs} y de la inductancia.

Cuando se arranca el convertidor por primera vez, la medida de la corriente i_L es de cero, lo que se encuentra entre $-I_{zvs}$ y

Tabla I: Parámetros principales de diseño del convertidor reductor fuente/sumidero en QSW-ZVS.

V_i [V]	V_o [V]	f_{smin} [kHz]	L [μ H]	C [μ F]	I_{zvs} [mA]	P_{max} [W]
48	24	40	69,6	450	200	50

I_{zvs} . Para asegurar que el convertidor efectivamente entra en funcionamiento, es necesario utilizar un biestable cuya salida Q se encuentre por defecto a '1', como si se hubiese generado un evento *Set*. De no ser así, el convertidor nunca entraría en funcionamiento.

El valor de V_{Ictrl} viene fijado típicamente por un lazo de control. Aunque en este trabajo se implementa un control de la tensión de salida para proporcionar un bus estable a las cargas que el usuario pueda conectar, el circuito de la Fig. 4 se puede utilizar para controlar cualquier variable eléctrica del convertidor, como podrían ser la tensión de entrada o la corriente media de salida. Cabe destacar que la variable eléctrica controlada es la misma, independientemente de si el convertidor opera en modo fuente o sumidero.

Finalmente, se debe asegurar que la secuencia de control de los MOSFETs es correcta y se aplica un tiempo muerto suficientemente grande para alcanzar ZVS. Para ello, es necesario utilizar un circuito apropiado que sirva como interfaz entre el circuito propuesto en la Fig. 4 y las puertas de los MOSFETs. La duración de los tiempos muertos puede venir integrada en este circuito y ser adaptativo para optimizar la eficiencia del convertidor [6] o fijo para asegurar la conmutación suave en todas las situaciones [3]. La implementación de tiempos muertos fijos es mucho más sencilla, pudiendo realizarse con una simple red RC y un diodo que permita la descarga rápida del condensador.

III. RESULTADOS EXPERIMENTALES

III-A. Diseño del convertidor reductor síncrono

Para demostrar el correcto funcionamiento del circuito de control propuesto en la sección anterior se diseña y construye un convertidor reductor síncrono de 48 V a 24 V y una potencia máxima de ± 50 W. El diseño de la etapa de potencia sigue el proceso clásico descrito en la literatura y los parámetros más significativos se muestran en la Tabla I. El circuito de control mostrado en la Fig. 4 y un regulador tipo II se usan para controlar la tensión de salida del convertidor, a través de la variable de control I_{ctrl} . En la Fig. 5 se muestra el prototipo completo.

La implementación del sensor de corriente dependerá principalmente de las limitaciones de coste y tamaño impuestas sobre el sistema de control. En este trabajo, se utiliza el sensor de efecto Hall CQ-3200 [13] debido a la sencillez del mismo y el *offset* que añade a la medida, eliminando la necesidad de utilizar fuentes de alimentación auxiliares con tensiones simétricas. Es importante tener en cuenta que el ancho de banda limitado del sensor de corriente recorta ligeramente las medidas en el pico y el valle de la corriente. A menos que se utilizase un sensor de corriente con un ancho de banda muchísimo mayor que la frecuencia de conmutación máxima

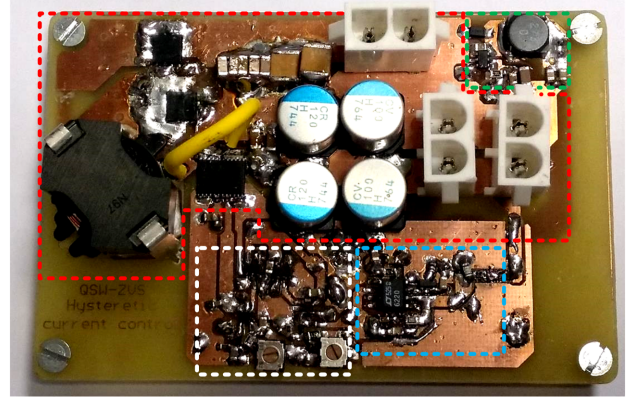


Figura 5: Prototipo del convertidor reductor con el control propuesto. Se pueden ver la etapa de potencia (rojo), el circuito propuesto para el HCMC de ancho variable (blanco), el regulador de tensión de salida (azul) y la alimentación auxiliar (verde).

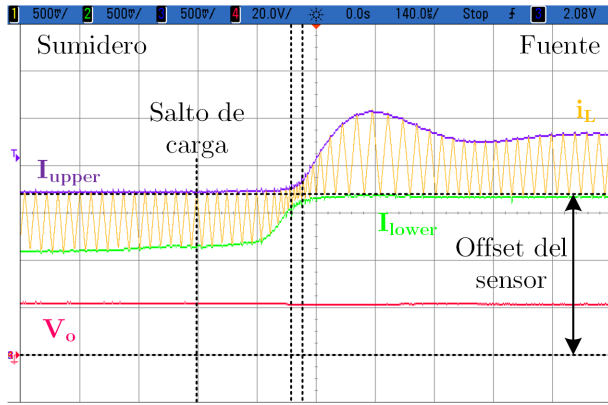
del convertidor, el recorte neto que se produce en la medida depende no sólo de la magnitud de la misma sino también de la frecuencia a la que se esté conmutando en ese instante. Este efecto se debe considerar para fijar las tensiones de enclavamiento $-V_{Izvs}$ y V_{Izvs} . En este prototipo, se colocan potenciómetros (ver el cuadro blanco en Fig. 5) para ajustar la compensación del recorte en la medida en diferentes puntos de operación.

Si se deseara implementar el control en un único circuito integrado, el valor de I_{zvs} debería ser calculado con precisión para el sensor de corriente que, idealmente, estará también incluido en el integrado. Las tensiones de enclavamiento $-V_{Izvs}$ y V_{Izvs} deberían variar de forma dinámica para compensar el error en la medida que introduce el ancho de banda limitado del sensor. En este trabajo, el valor de I_{zvs} utilizado es ligeramente mayor del necesario para asegurar ZVS para poder mostrar claramente la banda de histéresis durante la operación a potencia cero, cuando I_{ctrl} se encuentra entre I_{zvs} y $-I_{zvs}$.

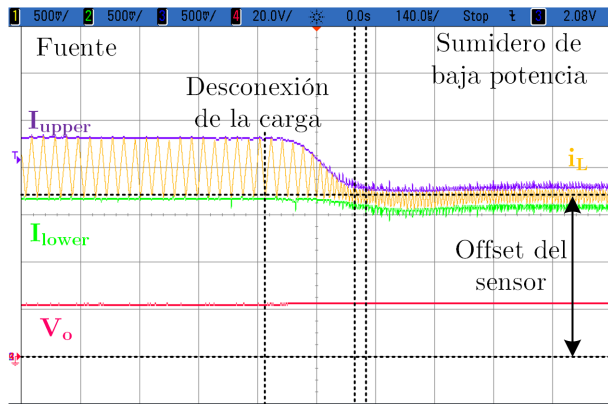
III-B. Resultados experimentales

En la Fig. 6 se muestran algunos de los diferentes escenarios de operación en los que se ha probado el prototipo. Las formas de onda capturadas en el osciloscopio muestran la i_L medida por el sensor de efecto Hall en amarillo (CH1), el límite inferior de la banda de histéresis I_{lower} en verde (CH2), el límite superior de la banda de histéresis I_{upper} en morado (CH3), y la tensión de salida V_o en magenta (CH4). La referencia del cero es la misma para los cuatro canales. Sin embargo, debe tenerse en cuenta que los canales 1 a 3 tienen un *offset* de 1,65 V debido al sensor de corriente usado y que se indica claramente en la Fig. 6.

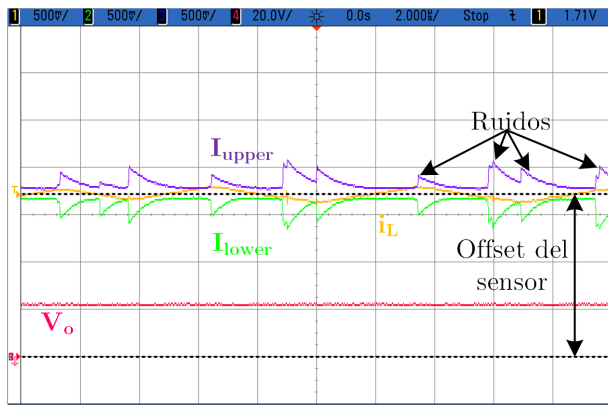
En la Fig. 6a se puede ver el comportamiento del convertidor durante un salto de carga desde -50 W a 50 W. En esta transición se pueden ver los tres modos de operación distintos por los que pasa el convertidor y que están delimitados en la figura. En primer lugar, el convertidor opera en modo sumidero, con una corriente media por la inductancia negativa. La corriente i_L tiene como límite superior I_{zvs} y su límite



(a)



(b)



(c)

Figura 6: Resultados experimentales: (a) salto de carga de -50 W (sumidero) a 50 W (fuente) (b) salto de carga de 50 W (fuente) a 0 W (c) operación regulada a 0 W .

inferior está marcado por I_{ctrl} . Poco después del salto de carga, I_{ctrl} aumenta, reduciendo el ancho de la banda de histéresis y el valle de la corriente por la inductancia. Durante unos pocos periodos de conmutación, señalados en Fig. 6a con línea discontinua, cuando I_{ctrl} se aproxima a cero, la banda de histéresis está definida por I_{zvs} y $-I_{zvs}$. Durante este intervalo, la frecuencia de conmutación es la máxima permitida y no hay transferencia neta de potencia en ninguna de las dos direcciones. I_{ctrl} sigue creciendo y, una vez que supera I_{zvs} , ensancha la banda de histéresis e incrementa el pico de la

corriente por la inductancia, haciendo que el convertidor entre en modo fuente y proporcione la nueva corriente demandada por las cargas. En este caso concreto se observa una pequeña sobreoscilación en I_{ctrl} debido a que el margen de fase del lazo de control implementado es relativamente pequeño, cercano a 45° . A pesar de que el lazo de control es relativamente lento para mostrar claramente la transición entre los modos, se puede ver como la regulación de V_o es buena.

La Fig. 6b muestra un salto de carga de 50 W a 0 W , que se corresponde con la desconexión de una carga pasiva. El convertidor vuelve a pasar por tres modos distintos de funcionamiento. En primer lugar, el reductor opera en modo fuente con una corriente media por la inductancia positiva. Poco después de la desconexión de la carga, I_{ctrl} disminuye, llegando a un punto en el que no hay transferencia neta de potencia. Finalmente, el lazo de control debe corregir la ligera desviación de la tensión de salida causada por el salto de carga y el convertidor pasa a operar durante un pequeño periodo de tiempo en modo sumidero, demandando una corriente muy baja para descargar el condensador de salida.

En Fig. 6c se puede ver un detalle de la operación en régimen permanente del convertidor sin carga, procesando 0 W . La tensión de salida está correctamente regulada y la corriente i_L está dentro de los límites marcados por I_{lower} y I_{upper} . A pesar de que la medida de corriente es relativamente limpia, I_{lower} y I_{upper} son señales con bastante ruido debido a las conmutaciones. La integración del control en un único circuito integrado y un mejor trazado de la placa de circuito impreso podrían ayudar a solucionar este problema.

IV. CONCLUSIONES

En este trabajo se ha presentado un circuito de control para un convertidor fuente/sumidero QSW-ZVS y su principio de operación ha sido demostrado con resultados experimentales. Si bien el circuito propuesto proporciona únicamente funcionalidad básica, se puede utilizar como el núcleo de un sistema más complejo sobre el que añadir circuitería adicional que permita realizar funcionalidades como tiempos muertos variables o niveles de control adicionales (por ejemplo controles de tensión con *droop* o protecciones de sobrecorriente o de cortocircuito).

Aunque los resultados de este trabajo se han centrado en las transiciones entre los modos fuente y sumidero en un convertidor reductor, el circuito propuesto se puede adaptar de forma sencilla para aplicar el control HCMC con banda de ancho variable a cualquier topología que pueda operar en QSW-ZVS con control por PWM. Además, el circuito de control se puede utilizar en aplicaciones unidireccionales con una implementación aún más simple.

AGRADECIMIENTOS

Este trabajo ha sido financiado por el Gobierno de España a través del proyecto DPI2013-47176-C2-2-R y el Gobierno del Principado de Asturias a través del proyecto SV-PA-17-RIS3-4, la beca "Severo Ochoa" BP14-085 y los fondos FEDER.

REFERENCIAS

- [1] V. Vorperian, "Quasi-square-wave converters: topologies and analysis," *IEEE Transactions on Power Electronics*, vol. 3, no. 2, pp. 183–191, Apr. 1988.
- [2] C. Marxgut, J. Biela, and J. W. Kolar, "Interleaved triangular current mode (TCM) resonant transition, single phase PFC rectifier with high efficiency and high power density," in *Proc. Int. Power Electronics Conf. - ECCE ASIA -*, Jun. 2010, pp. 1725–1732.
- [3] D. Maksimovic, "Design of the zero-voltage-switching quasi-square-wave resonant switch," in *Proc. 24th Annual IEEE Power Electronics Specialists Conf. PESC '93 Record*, Jun. 1993, pp. 323–329.
- [4] B. Ray and A. Romney-Diaz, "Constant frequency resonant topologies for bidirectional DC/DC power conversion," in *Proc. 24th Annual IEEE Power Electronics Specialists Conf. PESC '93 Record*, Jun. 1993, pp. 1031–1037.
- [5] P. Scortaru, D. V. Nicolae, M. Cernat, and Z. Puklus, "Reversible DC-to-DC converter for a dual voltage automotive system using zero voltage switching technique," in *Proc. 11th Int. Conf. Optimization of Electrical and Electronic Equipment*, May 2008, pp. 251–258.
- [6] S. Chen, O. Trescases, and W. T. Ng, "Fast dead-time locked loops for a high-efficiency microprocessor-load ZVS-QSW DC/DC converter," in *Proc. IEEE Conf. Electron Devices and Solid-State Circuits (IEEE Cat. No.03TH8668)*, Dec. 2003, pp. 391–394.
- [7] J. M. Guerrero, J. C. Vasquez, J. Matas, L. G. de Vicuna, and M. Castilla, "Hierarchical control of droop-controlled AC and DC microgrids —a general approach toward standardization," *IEEE Transactions on Industrial Electronics*, vol. 58, no. 1, pp. 158–172, Jan. 2011.
- [8] M. Rodriguez, G. Stahl, L. Corradini, and D. Maksimovic, "Smart DC power management system based on software-configurable power modules," *IEEE Transactions on Power Electronics*, vol. 28, no. 4, pp. 1571–1586, Apr. 2013.
- [9] A. Vazquez, A. Rodriguez, D. G. Lamar, and M. M. Hernando, "Master-slave technique for improving the efficiency of interleaved synchronous boost converters," in *Proc. IEEE 15th Workshop Control and Modeling for Power Electronics (COMPEL)*, Jun. 2014, pp. 1–9.
- [10] R. Kollman, J. Betten, and B. S. Lee, "Power supply solution for DDR bus termination," *Analog Applications*, 2001.
- [11] R. Redl and N. O. Sokal, "Current-mode control, five different types, used with the three basic classes of power converters: Small-signal AC and large-signal DC characterization, stability requirements, and implementation of practical circuits," in *Proc. IEEE Power Electronics Specialists Conf*, Jun. 1985, pp. 771–785.
- [12] Y. Wen and O. Trescases, "Analysis and comparison of frequency stabilization loops in self-oscillating current mode DC –DC converters," *IEEE Transactions on Power Electronics*, vol. 28, no. 10, pp. 4753–4766, Oct. 2013.
- [13] A. Kasei, "CQ-3200 High-speed response coreless current sensor datasheet," 2016.