



Universidad de
Oviedo



ESCUELA POLITÉCNICA DE INGENIERÍA DE GIJÓN.

**GRADO EN INGENIERÍA EN TECNOLOGÍAS Y SERVICIOS DE
TELECOMUNICACIÓN**

ÁREA DE TECNOLOGÍA ELECTRÓNICA

**ESTUDIO Y DISEÑO DEL CONVERTIDOR ELEVADOR
ENTRELAZADO CON MULTIPLICADOR DE TENSIÓN**

D. MATEOS GIL Pablo

TUTOR: D. VÁZQUEZ ARDURA, Aitor

COTUTOR: D. RODRÍGUEZ ALONSO, Alberto

FECHA: JULIO 2022

ÍNDICE DE CONTENIDO

1.	INTRODUCCIÓN.....	9
1.1.	ANTECEDENTES.....	9
1.2.	OBJETIVOS.....	11
1.3.	ORGANIZACIÓN DE LA MEMORIA.....	12
2.	ANÁLISIS ESTÁTICO DE CONVERTIDORES.....	13
2.1.	CONVERTIDOR ELEVADOR (<i>BOOST</i>).....	13
2.2.	CONVERTIDOR ELEVADOR ENTRELAZADO (<i>IBC</i>).....	16
2.3.	CONVERTIDOR ELEVADOR ENTRELAZADO CON CARÁCTERÍSTICA DE DOBLADOR DE TENSIÓN.....	19
2.4.	INTRODUCCIÓN A LA RECTIFICACIÓN SÍNCRONA.....	28
3.	DIMENSIONADO DE COMPONENTES.....	30
4.	SIMULACIONES.....	34
4.1.	SEÑALES DE GOBIERNO.....	35
4.2.	CORRIENTES Y TENSIONES DEL CONVERTIDOR ELEVADOR ENTRELAZADO.....	36
4.3.	COMPARATIVA DE RIZADOS DEL CONVERTIDOR ELEVADOR BÁSICO CON EL ELEVADOR ENTRELAZADO.....	39
4.4.	ANÁLISIS DE LA INCORPORACIÓN DEL DOBLADOR DE TENSIÓN.....	41
5.	RESULTADOS EXPERIMENTALES.....	45
5.1.	CONSTRUCCIÓN DEL PROTOTIPO.....	45
5.1.1.	ETAPA DE CONTROL.....	45
5.1.2.	ETAPA DE DRIVER.....	52
5.1.3.	ETAPA DE POTENCIA.....	56
5.2.	RESULTADOS OBTENIDOS.....	59
5.2.1.	RESULTADOS PARA CONVERTIDOR ELEVADOR CONVENCIONAL.....	60
5.2.2.	RESULTADOS PARA CONVERTIDOR ELEVADOR ENTRELAZADO.....	63

6. PLANIFICACIÓN DEL PROYECTO.	68
7. CONCLUSIONES.	70
8. REFERENCIAS.	72
A.1. Diseño de las bobinas con PExprt.	73
A.2. MPLAB Code Configurator (MCC).	84

ÍNDICE DE FIGURAS

Figura 1.1. Esquema de módulos de baterías interconectadas.	9
Figura 2.1. Topología del convertidor elevador asíncrono básico o convencional.	14
Figura 2.2..Convertidor elevador básico con el transistor en ON.	14
Figura 2.3. Convertidor elevador básico con el transistor en OFF.....	15
Figura 2.4. Señales de gobierno de los transistores en el IBC con característica de doblador de voltaje para un ciclo de trabajo mayor de 0,5.	17
Figura 2.5.Topología del convertidor elevador entrelazado asíncrono.	18
Figura 2.6. Corrientes por las inductancias y la entrada por el convertidor elevador entrelazado para un $d > 0,5$	19
Figura 2.7 Topología del IBC con característica de doblador de tensión.....	20
Figura 2.8. Circuito equivalente con S1 y S2 activos.....	22
Figura 2.9. Circuito equivalente con S1 cortado y S2 activo.	23
Figura 2.10. Circuito equivalente con S1 activo y S2 cortado.	23
Figura 2.11. Valores de la tensión soportada por el diodo D1 en un intervalo de conmutación.	24
Figura 2.12. Convertidor elevador en modo de rectificación síncrona.	28
Figura 4.1. Esquema de la simulación del convertidor elevador entrelazado en PSIM.	35
Figura 4.2. Señales de puerta de los MOSFET en PSIM.	36
Figura 4.3. Corriente por una de las bobinas en PSIM.....	37
Figura 4.4. Corriente de entrada comparada con las corrientes por las bobinas en PSIM. .	38
Figura 4.5. Corrientes por los MOSFET complementarios en PSIM.....	38
Figura 4.6. Rizado de tensión de salida del convertidor elevador entrelazado en PSIM. ...	39
Figura 4.7. Gráficas comparativas de corriente de entrada y tensión de salida para el elevador y el elevador entrelazado en PSIM.	41

Figura 4.8. Esquema de la simulación del convertidor elevador entrelazado con característica de doblador de tensión en PSIM.....	42
Figura 4.9. Tensión soportada por el condensador flotante en PSIM.....	43
Figura 4.10. Comparativa de las tensiones de salida del elevador entrelazado con doblador de tensión, elevador entrelazado y elevador convencional.....	43
Figura 5.1. Placa de desarrollo dsPIC33CH Curiosity utilizada.	46
Figura 5.2. Ejemplo de señales PWM para distintos ciclos de trabajo.....	47
Figura 5.3. Diagrama de bloques del módulo PWM de la dsPIC33CH[4].	48
Figura 5.4. Representación de tiempos muertos entre dos señales PWM complementarias.	50
Figura 5.5. Señales PWM complementarias obtenidas.	51
Figura 5.6. Señales PWM desfasadas 180° obtenidas.	51
Figura 5.7. Placa auxiliar (interfaz entre Curiosity y circuito de aislamiento y adaptación).	53
Figura 5.8. Fuente de alimentación 72-13300 de TENMA utilizada para suministrar los 5V a la entrada del circuito de adaptación y aislamiento.	53
Figura 5.9. Placa del circuito de aislamiento y adaptación.	54
Figura 5.10. Diagrama de bloques del circuito de aislamiento y adaptación.	55
Figura 5.11. Pineado del modelo de los drivers utilizados.	55
Figura 5.12. Montaje de un módulo de la etapa de potencia.	57
Figura 5.13. Fuente de alimentación AC6803A, utilizada para generar los 15V de entrada del convertidor.....	58
Figura 5.14. Montaje completo del prototipo.	58
Figura 5.15. Osciloscopio EDUX1002A de KEYSIGHT utilizado para medir las formas de onda.	60
Figura 5.16. Señales de puerta de los MOSFET complementarios.	61
Figura 5.17. Corriente por la bobina del convertidor elevador convencional y tensión drenador-fuente del MOSFET S1.....	61

Figura 5.18. Rizado de tensión de salida del convertidor elevador y tensión drenador-fuente de S1.	62
Figura 5.19. Señales de puerta de los MOSFET desfasadas 180°.	63
Figura 5.20. Corriente por una de las bobinas del convertidor elevador entrelazado y tensión drenador-fuente de S1.	64
Figura 5.21. Corriente de entrada del convertidor elevador entrelazado y tensión drenador-fuente de S1.	65
Figura 5.22. Rizado de tensión de salida del convertidor elevador entrelazado y tensión drenador-fuente de S1.	65
Figura 5.23. Tensión de salida del convertidor elevador entrelazado y tensión drenador-fuente de S1.	66
Figura 5.24. Medida de la tensión de salida del convertidor elevador entrelazado mediante polímetro.	67
Figura 6.1. Diagrama de Gantt del desarrollo del TFG.	69
Figura A.1. Selección de componente magnético	73
Figura A.2. Selección de datos del convertidor.	74
Figura A.3. Selección de parámetros de diseño de la bobina.	75
Figura A.4. Selección de componentes del elemento magnético	76
Figura A.5. Lista con los resultados obtenidos tras la simulación.	77
Figura A.6. Pérdidas por unidad de volumen en función de la densidad de flujo con la frecuencia como parámetro para el material 3C85 [9].	79
Figura A.7. Análisis de rendimiento de la bobina elegida.	80
Figura A.8. Valores de la densidad de flujo en función del campo magnético para el material 3C85.	82
Figura A.9. Medida de la inductancia de una de las bobinas construidas en el analizador de impedancias.	83
Figura A.10. Selección de modulo PWM en MCC.	84
Figura A.11. Selección de la señal de reloj de la dsPIC33 en MCC.	85

Figura A.12. Configuración de parámetros del módulo PWM. 86

ÍNDICE DE TABLAS

Tabla 2.1-Comparativa de tensión de salida entre el convertidor elevador o IBC con el IBC con doblador de voltaje.....	27
Tabla 3.1. Valores obtenidos en el dimensionado.....	33
Tabla 4.1. Comparativa de rizados de corriente de entrada en PSIM.	40
Tabla 4.2. Comparativa de rizados de tensión de salida en PSIM.....	40
Tabla 6.1. Actividades realizadas.....	68
Tabla A.1. Valores significativos del análisis de rendimiento de la bobina.....	80

1. INTRODUCCIÓN.

1.1. ANTECEDENTES.

En la actualidad, se están desarrollando una amplia gama de sistemas que pueden servir como alternativa a los combustibles fósiles. Uno de los ámbitos más relevantes es la movilidad eléctrica y, en concreto, el vehículo eléctrico, donde uno de los elementos imprescindibles son las baterías. Las baterías son las encargadas de almacenar la energía eléctrica que será posteriormente transmitida al motor eléctrico para el funcionamiento del vehículo. Las baterías están compuestas por muchas celdas o módulos de baterías interconectadas, tanto en serie como en paralelo, donde como resultado dan lugar a baterías de elevadas capacidades y tensiones.

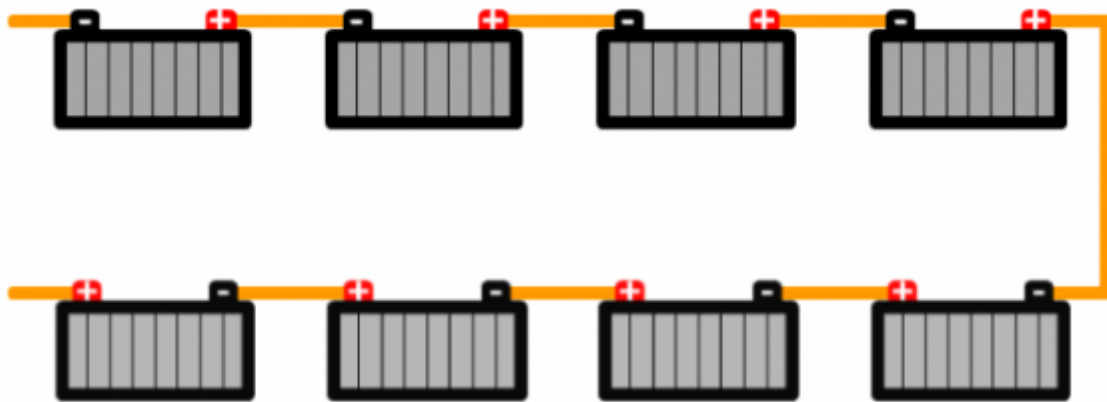


Figura 1.1. Esquema de módulos de baterías interconectadas.

El uso de sistemas de almacenamiento energético, como son las baterías, impone en la mayoría de los casos la utilización de convertidores electrónicos de potencia que hagan de interfaz con la batería, permitiendo su carga y descarga y adaptando los formatos de la energía. En este tipo de aplicaciones los convertidores más habitualmente utilizados han sido los elevadores básicos, los cuales se han mostrado eficientes para aplicaciones de baja potencia (con un ratio de conversión no muy elevado). El problema reside en aplicaciones

de alta potencia y con elevados ratios de conversión de tensión, como en el caso de la interconexión de baterías de baja y alta tensión. Para lograr estos elevados ratios de conversión este convertidor debe presentar un ciclo de trabajo muy elevado, lo que conlleva a aumentos significativos de pérdidas de potencia, disminuyendo con ello la eficiencia. Esto convierte al convertidor elevador básico en una solución poco realista si el objetivo consiste en obtener rendimientos óptimos para ratios de conversión altos. Además, este convertidor elevador convencional presenta niveles considerables de rizado de corriente y tensión, los cuales provocan una degradación de las baterías y reducen su vida útil.

Una técnica que permite solventar en buena medida los problemas de rizado se trata del uso de convertidores modulares mediante el entrelazado (o *interleaving* en inglés). Esta metodología consiste en interconectar N convertidores en paralelo, desfasados entre sí, lo cual incorpora grandes ventajas: reduce en alta medida los rizados de tensión y corriente (evidentemente a mayor número de módulos, menor rizado), provocando una mejora de las prestaciones del convertidor. La frecuencia de rizado de corrientes de entrada y salida aumenta N veces respecto al caso del uso de un solo convertidor no modular, lo que permite disminuir el tamaño de los componentes de filtrado tanto en la entrada como en la salida.

El uso de convertidores elevadores entrelazados permite mejorar las prestaciones gracias a una reducción de los rizados, pero no reduce el ciclo de trabajo necesario del convertidor para obtener la misma potencia de salida del convertidor. Otras configuraciones modulares, como el convertidor elevador entrelazado con característica de doblador de tensión, se han propuesto para conseguir altos ratios de conversión con ciclos de trabajo reducidos. El estudio de esta topología resulta interesante debido a la sencillez de su diseño, ya que únicamente se necesita introducir un condensador flotante en la topología del convertidor elevador entrelazado para obtener la característica de doblador de tensión.

Como se ha comentado anteriormente, los vehículos eléctricos pueden estar compuestos de varias baterías interconectadas. Para el intercambio de energía entre ellas, se necesita un convertidor bidireccional. Aunque el convertidor elevador sea un convertidor unidireccional en su versión más básica, éste puede funcionar de manera

bidireccional. Para lograrlo, se ha de introducir rectificación síncrona sustituyendo los diodos del convertidor entrelazado por transistores con control complementario al transistor principal. En modo bidireccional un convertidor elevador puede trabajar como un convertidor reductor en sentido opuesto lo que permite que cualquiera de las dos baterías interconectadas pueda ser recargada por la otra.

1.2. OBJETIVOS.

El principal objetivo de este proyecto es el estudio y posterior diseño del prototipo de un convertidor elevador entrelazado síncrono bidireccional con característica de multiplicador de tensión, más concretamente, de doblador de tensión. El convertidor propuesto es una alternativa que ofrece una mejora significativa de las prestaciones con respecto al convertidor elevador básico. Además de esta ventaja, mediante la incorporación de un condensador flotante se obtiene una característica de doblador de tensión, que permite obtener un ratio de conversión dos veces mayor al del convertidor elevador entrelazado o al convertidor elevador convencional sin provocar esta pérdida alguna de rendimiento, lo que la convierte en una opción muy adecuada para poder trabajar con ciclos de trabajo menores para obtener para realizar la misma conversión de tensión y reducir el tamaño de los componentes, que repercuten en una reducción del tamaño del convertidor y de costes de producción.

Para realizar medidas experimentales se utilizará un prototipo, cuya etapa de potencia inicialmente es la de un convertidor elevador entrelazado diseñado para trabajar bidireccionalmente con altos niveles de tensión y corriente, aunque los niveles utilizados para las medidas serán menores pues el principal objetivo es realizar un estudio experimental de las características que incorpora esta topología elevadora.

1.3. ORGANIZACIÓN DE LA MEMORIA.

En primer lugar, en el Capítulo 2, se realizará un análisis estático de varias topologías de la familia elevadora de convertidores en su modo asíncrono, de cara a poder poseer una visión global de las mejoras que el convertidor presentado en este trabajo fin de grado introduce. También se explicará brevemente las características de la rectificación síncrona, utilizada en este convertidor y que permite al convertidor trabajar bidireccionalmente.

Por otro lado, en el Capítulo 3 se abarcará el dimensionamiento de los componentes pasivos (bobinas, condensadores y resistencias) de dicho convertidor, calculando los valores de estos a partir de sus ecuaciones de diseño.

De cara a corroborar el análisis estático realizado en el Capítulo 2, en el cuarto capítulo se llevarán a cabo simulaciones de los circuitos elevadores tratados, obteniendo las formas de onda más significativas y midiendo valores tales como los rizados de corriente y tensión o las corrientes eficaces mediante el software de simulación de circuitos electrónicos PSIM.

Posteriormente, se tratará la construcción del prototipo realizando un análisis de las partes que lo conforman (circuito de mando, etapa de driver y etapa de potencia). Para corroborar el correcto funcionamiento del prototipo, se llevan a cabo medidas experimentales en el laboratorio, con las que se pretenden la obtención de las principales formas de onda del convertidor, las cuales serán respaldadas por las simulaciones realizadas previamente.

En el apartado de anexos, por otro lado, se incluirá información acerca del software ANSYS PExpert, utilizado para el diseño de las bobinas que forman parte de este convertidor, detallando minuciosamente todos los pasos que se han seguido en el proceso y las características de diseño obtenidas. También se tratará acerca del código utilizado para la generación de señales PWM necesarias para gobernar los interruptores MOSFET (transistor de efecto de campo metal-óxido-semiconductor) del prototipo.

2. ANÁLISIS ESTÁTICO DE CONVERTIDORES.

En este apartado se realiza un análisis detallado de algunas topologías de la familia elevadora de convertidores en su modo de rectificación asíncrono, partiendo del convertidor elevador básico y realizando un mayor énfasis en el convertidor bajo análisis en este proyecto, previo paso por el convertidor elevador entrelazado, sobre el que está inspirado. Se mostrarán los componentes y características principales de cada uno, así como una comparativa con sus ventajas y desventajas y sus posibles aplicaciones.

Para ayudar a realizar el análisis estático de los convertidores se ha utilizado el programa matemático MATLAB, tanto para el cálculo de los parámetros del diseño del convertidor, como para la obtención de las principales formas de onda de este. Además, para verificar que el análisis ha sido correcto, se ha hecho uso del programa PSIM en el Capítulo 3 de este documento, corroborando los resultados mediante simulaciones.

2.1. CONVERTIDOR ELEVADOR (*BOOST*).

El convertidor elevador (comúnmente conocido como *Boost* de su nomenclatura en inglés) es un convertidor conmutado de potencia CC/CC que permite obtener una mayor tensión (al tiempo que reduce la corriente) en su salida que en su entrada. Este convertidor contiene un condensador, una bobina y dos semiconductores (un diodo y un transistor que puede ser BJT, MOSFET o IGBT) y el cual debe de ser controlado mediante una señal de mando generada en un circuito de control. El convertidor elevador básico o convencional basa su principal utilidad en aplicaciones que no demanden altos ratios de conversión (i.e. altos ciclos de trabajo). La topología de este convertidor en su configuración asíncrona es mostrada en la Figura 2.1.

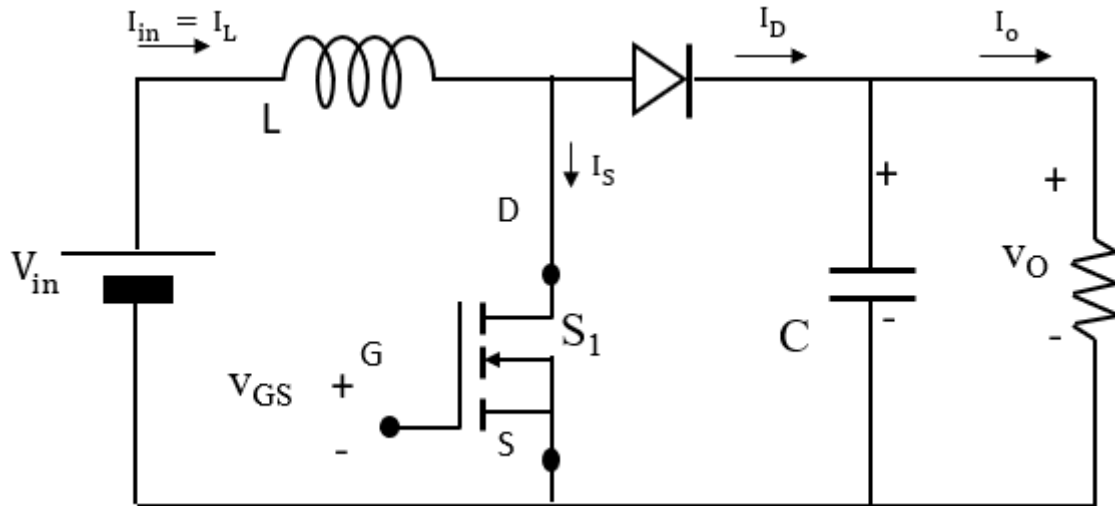


Figura 2.1. Topología del convertidor elevador asíncrono básico o convencional.

En cuanto al funcionamiento del convertidor, se puede dividir en dos intervalos temporales:

- Cuando el transistor está ON, el diodo es polarizado inversamente, comportándose, así como un circuito abierto (OFF), por lo tanto, toda la corriente de la bobina fluye a través del MOSFET, generándose así un campo magnético que provoca el almacenamiento de energía por parte de la inductancia (la corriente de entrada crece en consecuencia).

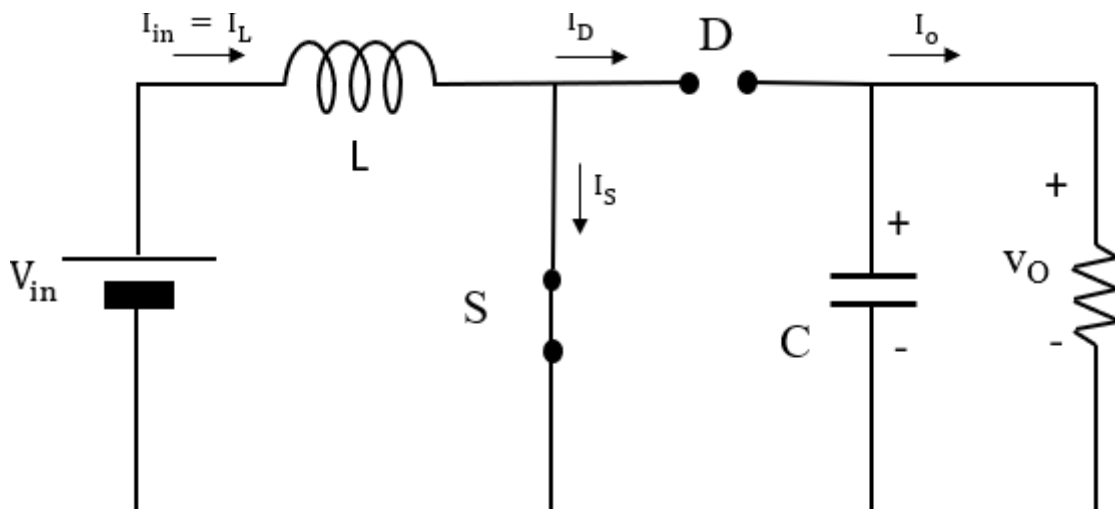


Figura 2.2..Convertidor elevador básico con el transistor en ON.

- Cuando el transistor está OFF, el diodo es polarizado directamente, permitiendo el flujo de corriente a través de él (ON), por lo tanto, toda la corriente de la bobina fluye a través del diodo hacia el condensador, cargándolo con una tensión superior a la de entrada. De esta manera, se produce la desmagnetización de la bobina, que libera la energía almacenada en la inductancia (la corriente de entrada disminuye).

Debido a la carga y descarga de la bobina durante estos intervalos, se provoca un rizado en la corriente que la atraviesa.

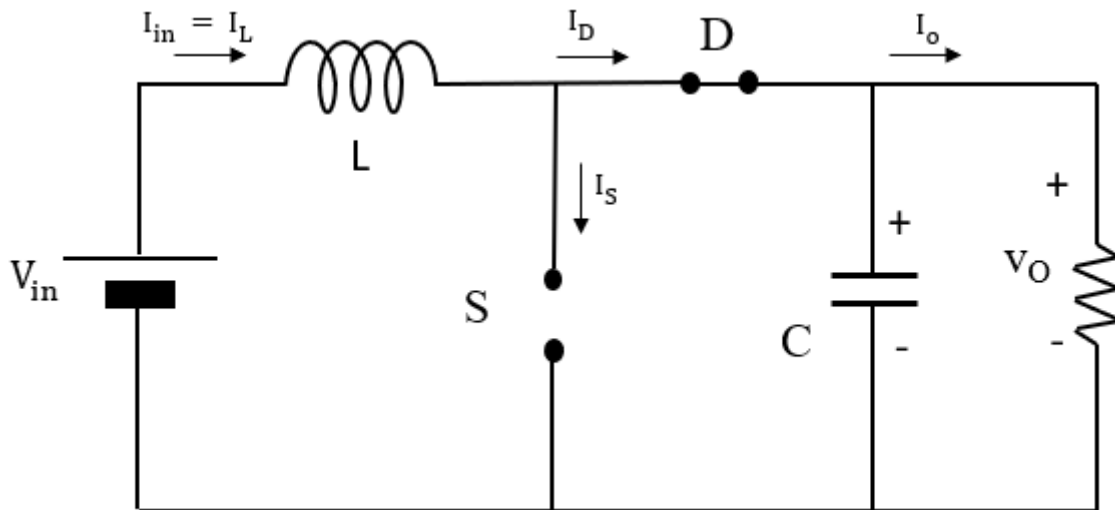


Figura 2.3. Convertidor elevador básico con el transistor en OFF.

Al porcentaje de tiempo de conducción del MOSFET sobre un periodo de conmutación del mismo le llamamos ciclo de trabajo (d). La tensión de salida del convertidor dependerá de la tensión de entrada y del ciclo de trabajo de nuestro convertidor según la expresión:

$$V_o = \frac{V_{in}}{1 - d} \quad (1)$$

A pesar de que, en la teoría, tanto la corriente como la tensión de salida son constantes, el hecho de que el condensador se encuentre en paralelo con la carga provoca que también

se produzca un rizado en estos valores siguiendo las formas de onda propias de la carga y descarga del condensador.

Este convertidor, sin embargo, puede presentar elevados rizados de tensión y corriente, además de una eficiencia pobre si se requiere un alto ratio de conversión, lo que vuelve poco recomendable su uso para aplicaciones que demanden este requisito.

Aunque teóricamente el ciclo de trabajo pueda llegar a la unidad, en la realidad un ciclo de trabajo alto puede incidir en pérdidas muy altas en los diferentes elementos del circuito, provocando un bajo rendimiento del convertidor.

Una manera de solventar estas deficiencias que presenta el convertidor elevador básico, sobre todo el alto rizado, consiste en colocar más de un convertidor elevador en paralelo mediante el método de entrelazado, formando así el convertidor elevador entrelazado.

2.2. CONVERTIDOR ELEVADOR ENTRELAZADO (*IBC*).

El convertidor elevador entrelazado (*IBC* o *Interleaved Boost Converter* en su nomenclatura en inglés) es un convertidor elevador que resulta de conectar en paralelo varios módulos convertidores elevadores idénticos (mismos valores de L y C , así como misma frecuencia de conmutación). El desfase entre señales de gobierno en este convertidor se define como:

$$\theta = \frac{360^\circ}{N} \quad (2)$$

siendo N el número de fases (o módulos) del *IBC*.

Para la aplicación que nos ocupa, se implementa un convertidor elevador entrelazado formado por dos convertidores elevadores en paralelo, por lo que las señales de gobierno

de los MOSFET se encuentran desfasadas 180° . El ciclo de trabajo utilizado como se verá más adelante será de un valor superior a 0,5, por lo que las formas de onda de las señales de gobierno serán de la forma de las que aparecen en la Figura 2.4

El hecho de entrelazar los convertidores optimiza significativamente las prestaciones del convertidor pues reduce rizados de tensión y corriente de entrada y salida, los cuales provocan daños en las baterías si son elevados, reduciendo su vida útil.

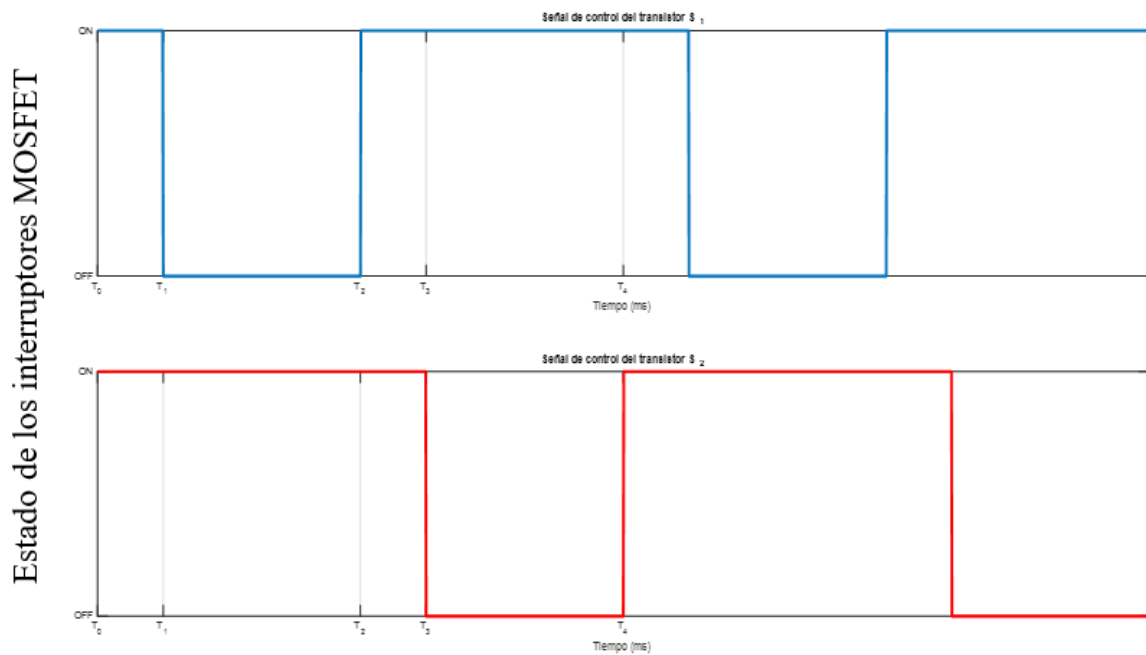


Figura 2.4. Señales de gobierno de los transistores en el *IBC* con característica de doblador de voltaje para un ciclo de trabajo mayor de 0,5.

La topología del *IBC* para el caso de dos transistores es mostrada en la Figura 2.5.

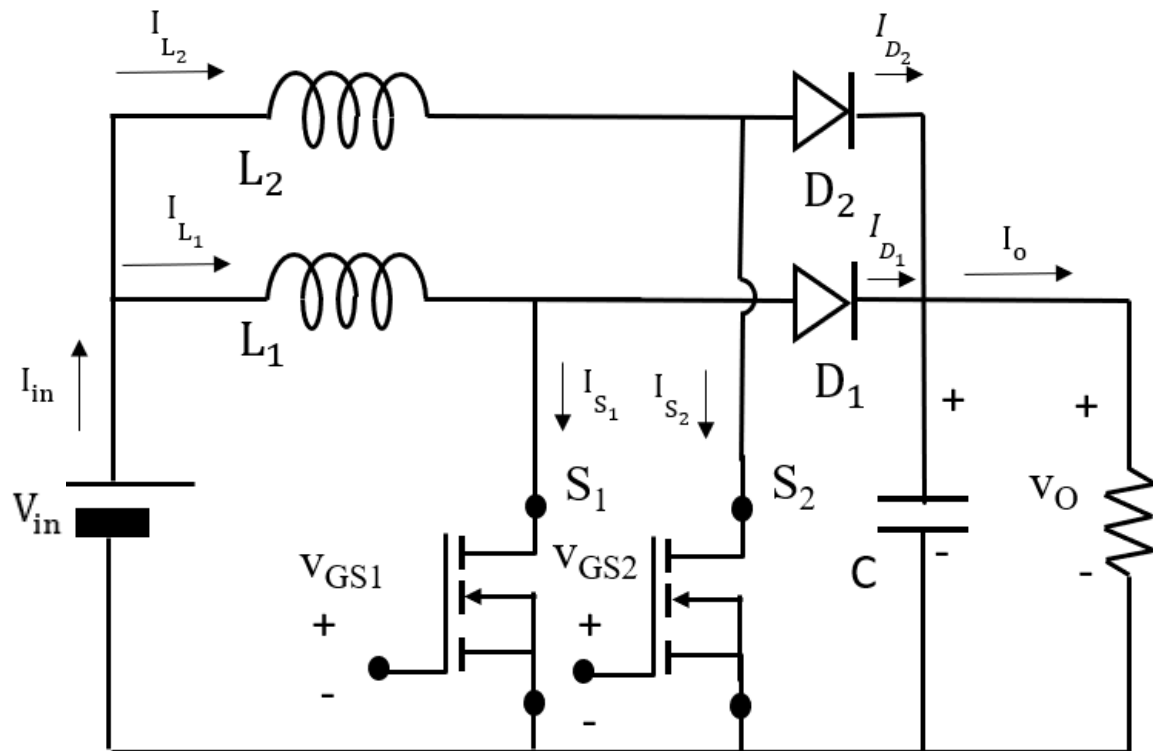


Figura 2.5. Topología del convertidor elevador entrelazado asíncrono.

En referencia a lo expuesto previamente. El *IBC* permite una reducción muy significativa de rizados de tensión y corriente de salida con respecto al elevador, además, consigue eliminar gran parte del rizado de la corriente de entrada (al dividirse la corriente de entrada en dos partes y encontrarse las señales desfasadas 180° , las pendientes se compensan, disminuyendo el rizado) tal y como puede observarse en la Figura 2.6 para el caso de un ciclo de trabajo mayor a 0,5. El rizado no queda suprimido completamente pues para que esto suceda ambas pendientes deben quedar perfectamente compensadas, algo que sucede únicamente si el ciclo de trabajo es igual a 0,5.

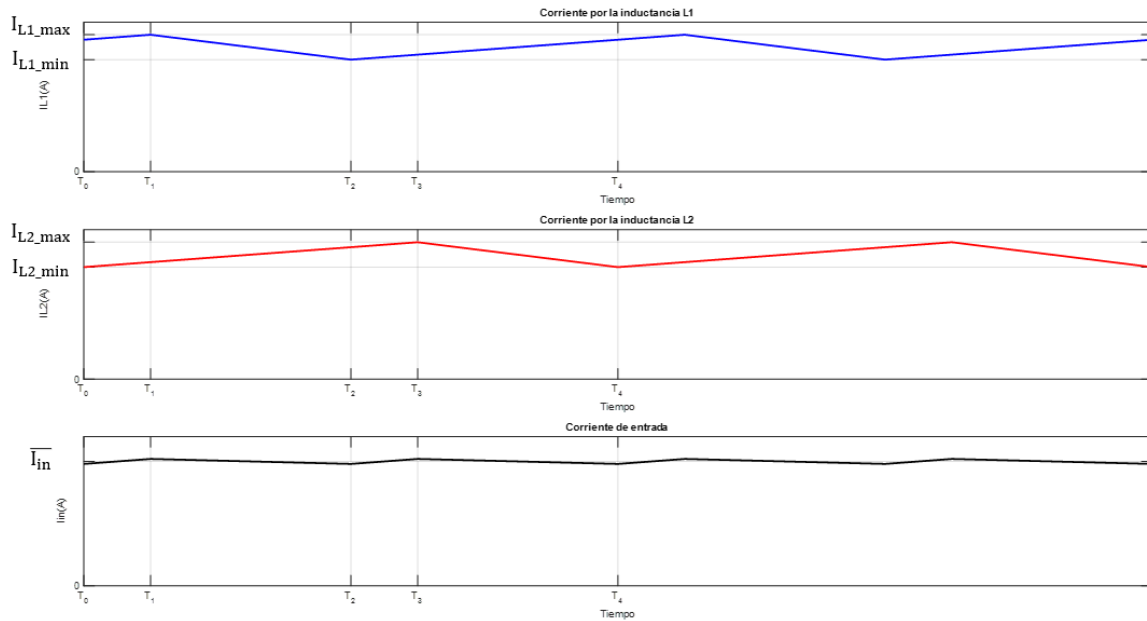


Figura 2.6. Corrientes por las inductancias y la entrada por el convertidor elevador entrelazado para un $d > 0,5$.

2.3. CONVERTIDOR ELEVADOR ENTRELAZADO CON CARÁCTERÍSTICA DE DOBLADOR DE TENSIÓN.

Para solventar los problemas que pueden surgir en los dos convertidores anteriores cuando se trabaja con ratios de conversión altos, se introduce en el convertidor elevador entrelazado una característica de multiplicador de tensión. Esto permite que, mediante la incorporación de un condensador flotante entre el drenador del transistor S1 y el ánodo de D₁ (y el cátodo de D₂), se logra obtener el doble de tensión a la salida del convertidor. Al no necesitar cambiar ningún componente con respecto al convertidor elevador entrelazado, más allá del condensador mencionado, esta topología supone una mejora significativa a la hora de obtener mismos niveles de conversión con ciclos de trabajo menores, sin suponer con ello un encarecimiento importante de los costes a la hora de construirlo

A partir de la topología del elevador entrelazado, se puede obtener una mejora de la eficiencia del convertidor configurándolo para trabajar como doblador de tensión, dado que esto permitirá alcanzar los mismos ratios de conversión con ciclos de trabajo menores. Para

lograr esta característica, es indispensable que el convertidor trabaje con un ciclo de trabajo d superior a 0,5 dado que, si trabajase con un valor menor, el ratio de conversión sería peor que en los casos del elevador y del *IBC* convencionales, como se muestra en (3):

$$V_o = \frac{V_{in}}{(1 - d)^2} \quad (3)$$

Por tanto, el uso óptimo de este tipo de convertidor se debe limitar a aplicaciones en las cuales el ciclo de trabajo rinde por encima de 0,5.

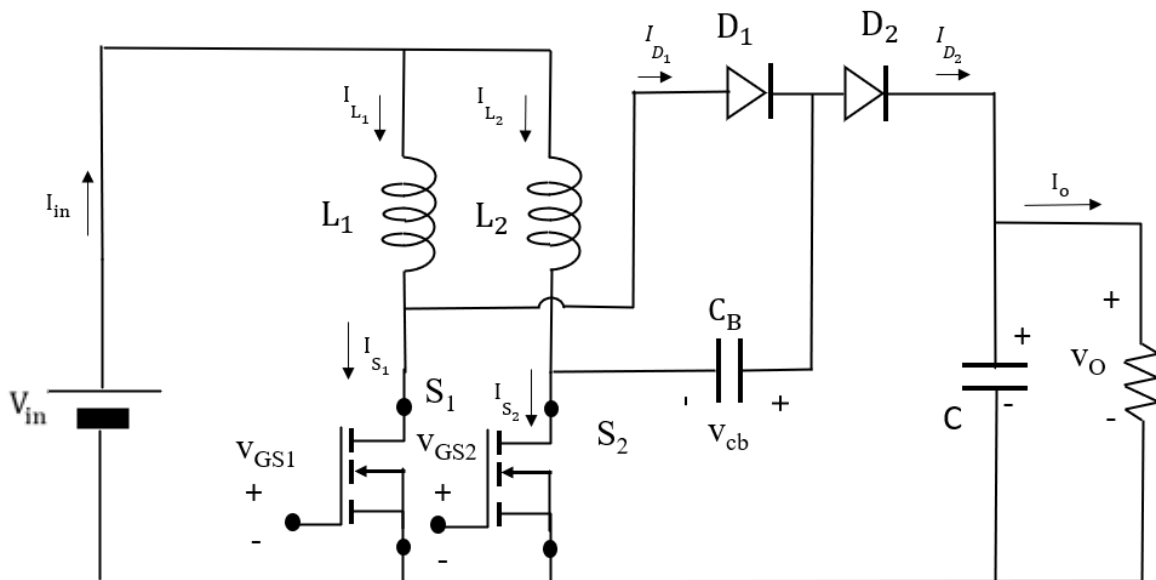


Figura 2.7 Topología del *IBC* con característica de doblador de tensión.

A continuación, se procede a su análisis:

El convertidor elevador entrelazado se muestra en la Figura 2.5, mientras que el convertidor *IBC* con característica de doblador de tensión es mostrado en la Figura 2.7. En el convertidor propuesto, al usar el método de entrelazado, la corriente de entrada posee la misma forma de onda que en el *IBC* y las señales de mando también se encuentran desfasadas 180° idénticamente a lo mostrado en la Figura 2.4

Como primer paso para abordar el análisis del convertidor, de cara a realizar el cálculo de tensiones y elementos del circuito, es interesante calcular primero el valor de la tensión que soporta que condensador flotante (al tener una alta capacidad, el rizado se supone mínimo y por ello, la tensión que soporta, constante) denotada por V_{CB} . Para ello, en primer lugar, se realiza la ley de tensiones de Kirchhoff (LTK) de valores medios:

$$V_{CB} = \overline{V_{L_2}} - \overline{V_{L_1}} + V_{D_1} \quad (4)$$

Como la tensión media por una inductancia es siempre 0V, la expresión (4) queda simplificada:

$$V_{CB} = V_{D_1} \quad (5)$$

Para obtener el valor medio de V_{D_1} es necesario calcular el valor de este en cada intervalo y luego promediar en un ciclo de conmutación. El convertidor consta de 4 intervalos en un ciclo de conmutación, tal y como se muestra a continuación.

Para establecer los cuatro intervalos de operación que posee nuestro convertidor, es necesario definir 5 instantes temporales diferentes, los cuales aparecen representados en la anterior figura:

- T0: Instante inicial. Ambos transistores comienzan encendidos.
- T1: Instante en el que uno de los transistores cambia su estado de ON a OFF.
- T2: Instante en el cual dicho transistor vuelve a estar en ON, al igual que su homólogo, que continua en dicho estado.
- T3: El otro transistor cambia su estado a OFF.
- T4: Final del intervalo de conmutación. Ambos transistores vuelven a estar encendidos.

En el intervalo inicial (T0-T1), ambos transistores se encuentran en conducción, por lo que ambos diodos están cortados:

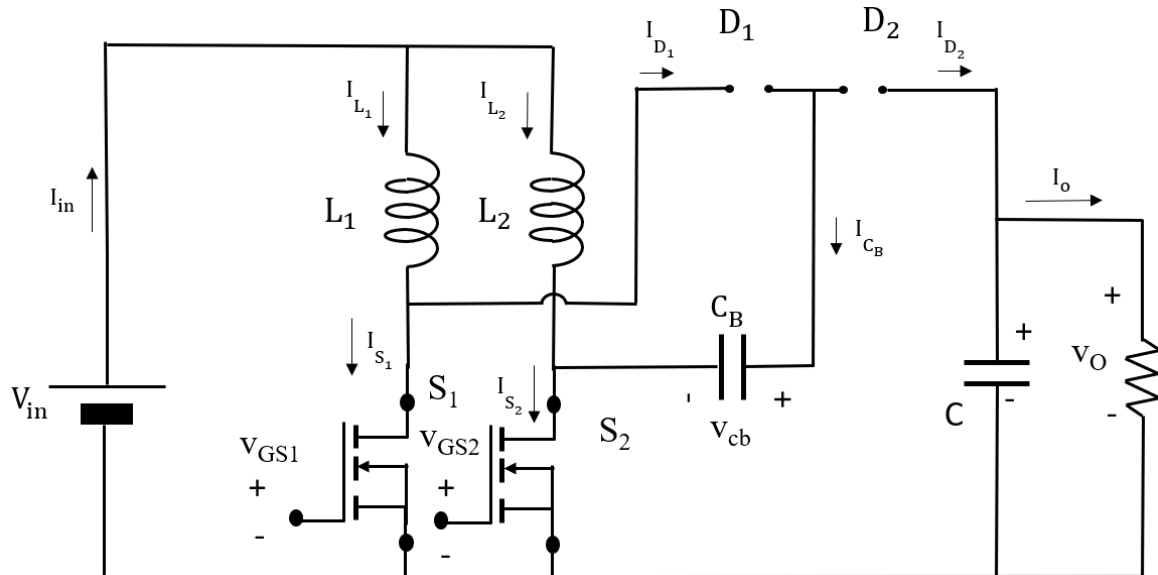


Figura 2.8. Circuito equivalente con S1 y S2 activos.

$$V_o = V_{D_1} + V_{D_2} = 2 \cdot V_{D_1} \rightarrow V_{D_1} = \frac{V_o}{2} \quad (6)$$

En el intervalo posterior (T1-T2), únicamente el transistor S2 permanece en funcionamiento, por lo que el diodo D1 pasa a estar en conducción, por tanto: $V_{D_1} = 0V$.

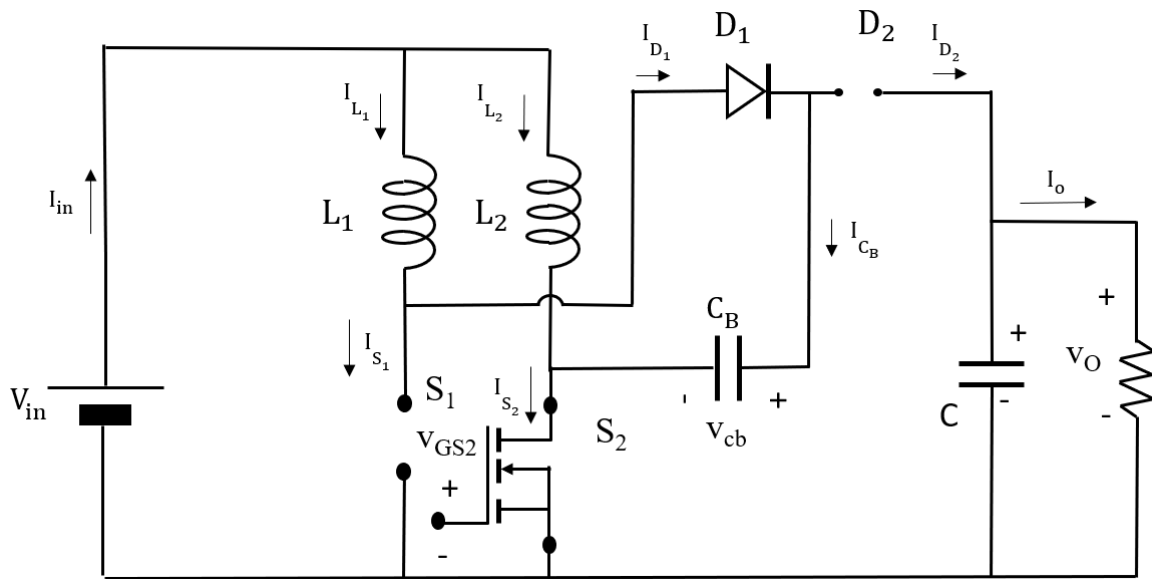


Figura 2.9. Circuito equivalente con S1 cortado y S2 activo.

En el tercer intervalo (T2-T3), ambos transistores vuelven a estar activados tal y como se muestra en la Figura 2.8, por lo que V_{D1} soporta la misma tensión que durante el primer intervalo.

En el último de los intervalos dentro de un ciclo de conmutación, únicamente el transistor S2 permanece cortado, por lo que el diodo D2 pasa a estar en conducción:

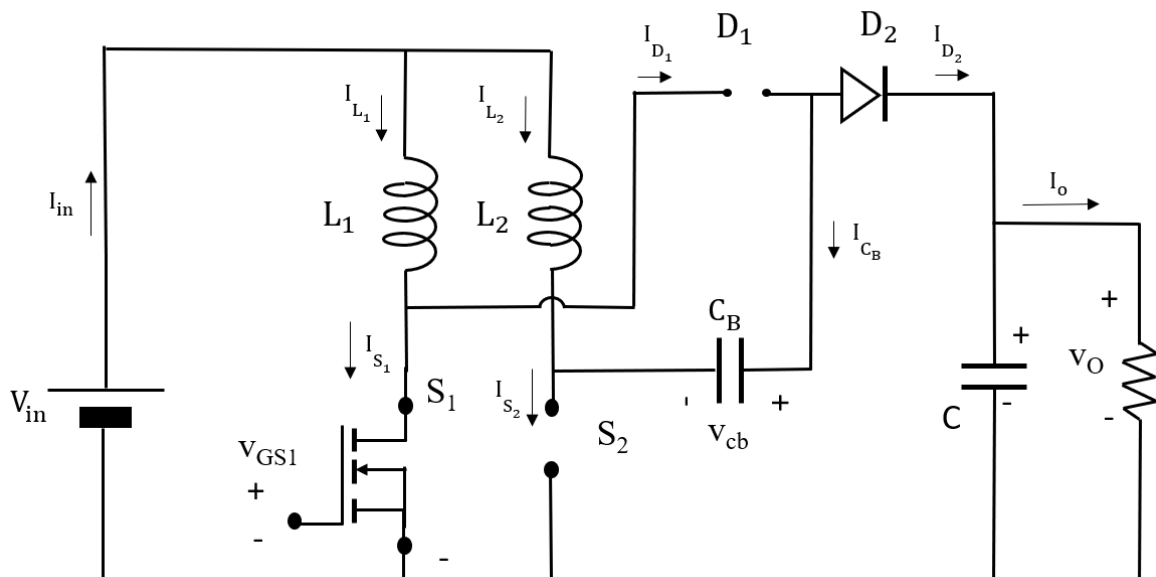


Figura 2.10. Circuito equivalente con S1 activo y S2 cortado.

$$V_{D_1} = V_o \quad (7)$$

Realizando el promedio de V_{D_1} en un periodo de conmutación se obtiene el valor de la tensión soportada por el condensador flotante:

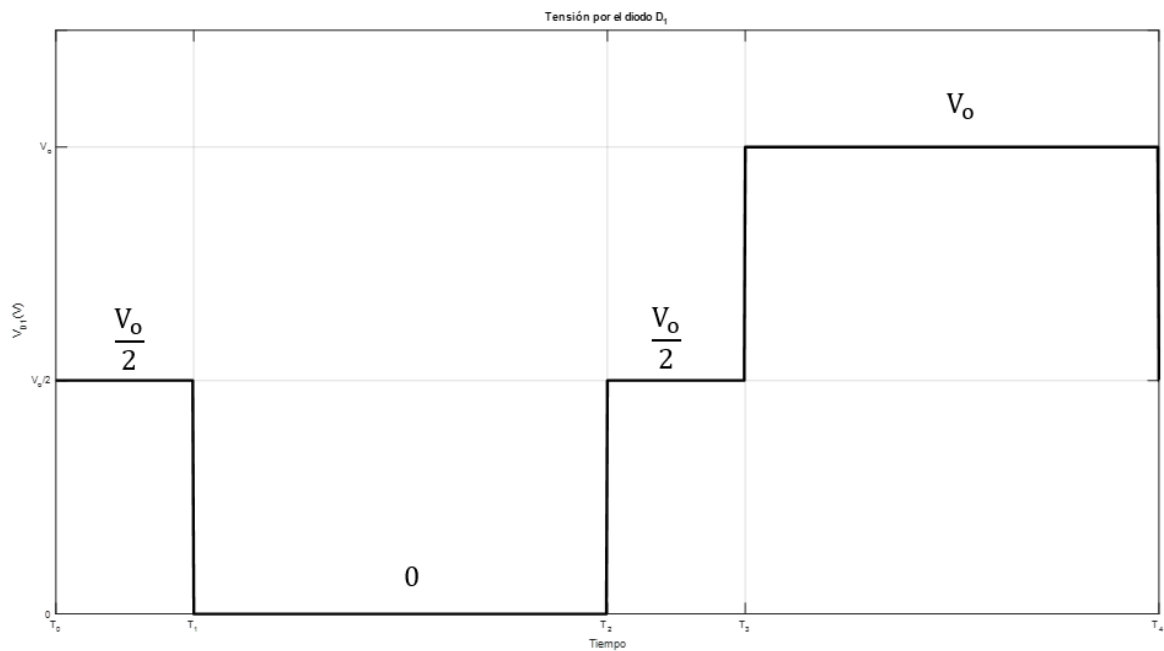


Figura 2.11. Valores de la tensión soportada por el diodo D_1 en un intervalo de conmutación.

$$V_{CB} = V_{D_1} = \frac{V_o}{2} \quad (8)$$

Una vez obtenido el valor dicha tensión se puede proceder con el análisis de operación del convertidor. En primer lugar, se aborda el cálculo de las corrientes por las inductancias.

Durante el intervalo descrito en la Figura 2.8, ambas corrientes aumentan al mismo tiempo dado que ambos transistores se encuentran activados:

$$V_{L_1}(t) = V_{L_2}(t) = V_{in} \quad (9)$$

A partir de la expresión de corriente por la bobina, la expresión queda:

$$V_{in} = L_1 \cdot \frac{di_{L_1}(t)}{dt} = L_2 \cdot \frac{di_{L_2}(t)}{dt} \quad (10)$$

Por tanto, igualando las expresiones anteriores y, dado que ambas inductancias poseen el mismo valor, por lo que estas se denotan con L , se obtiene la pendiente con la que aumentan I_{L_1} e I_{L_2} cuando ambos transistores se encuentran activados:

$$\frac{di_{L_1}(t)}{dt} = \frac{di_{L_2}(t)}{dt} = \frac{V_{in}}{L} \quad (11)$$

Durante el intervalo mostrado en la Figura 2.9 la corriente I_{L_1} fluye a través del diodo D_1 . Como resultado, la energía almacenada en la inductancia L_1 comienza a descargarse al través del condensador flotante, CB.

$$V_{L_1} = V_{in} - V_{CB} = V_{in} - \frac{V_o}{2} \quad (12)$$

$$V_{L_1} = L_1 \cdot \frac{di_{L_1}(t)}{dt} = L \cdot \frac{di_{L_1}(t)}{dt} \quad (13)$$

Igualando ambas expresiones se obtiene la expresión de la pendiente de I_{L_1} (negativa en este intervalo dado que la corriente decrece):

$$\frac{di_{L_1}(t)}{dt} = \frac{1}{L} \cdot \left(V_{in} - \frac{V_o}{2} \right) \quad (14)$$

La corriente I_{L_2} continúa aumentando según la expresión del intervalo anterior.

En el tercero de los intervalos, dado que ambos transistores vuelven a estar activos, ambas corrientes aumentan con la derivada de la expresión (11).

En el último intervalo del ciclo de conmutación, en el que únicamente el transistor S1 se encuentra activado, es la corriente I_{L_2} la que fluye a través del diodo D_2 , por lo que, análogamente a lo ocurrido en el segundo intervalo, es ahora la energía almacenada en el inductor L_2 la que comienza a descargarse a través del condensador flotante, dando como resultado el decrecimiento de la corriente I_{L_2} :

$$V_{L_2} = V_{in} - (V_o - V_{CB}) = V_{in} - (V_o - \frac{V_o}{2}) = V_{in} - \frac{V_o}{2} \quad (15)$$

$$V_{L_2} = L_2 \cdot \frac{di_2(t)}{dt} = L \cdot \frac{di_{L_2}(t)}{dt} \quad (16)$$

Igualando ambas expresiones se obtiene la expresión de la pendiente de I_{L_2} :

$$\frac{di_{L_2}(t)}{dt} = \frac{1}{L} \cdot (V_{in} - \frac{V_o}{2}) \quad (17)$$

Dado que la corriente I_{L1} continúa fluyendo a través de S1, L_1 continúa cargándose.

Realizando LCK en el punto que une el cátodo de D_1 con el ánodo de D_2 , se obtiene la expresión de la corriente por el condensador flotante:

$$i_{CB} = i_{D1} - i_{D2} \quad (18)$$

Una vez analizadas las corrientes, es posible calcular la ratio de conversión del convertidor en cuestión. Igualando las expresiones (11) y (14), y dado que las corrientes crecen linealmente, las derivadas se pueden expresar como incrementos, habiendo así dos expresiones para la corriente:

$$\frac{i_{L_1}}{d \cdot T_s} = \frac{V_{in}}{L} \rightarrow i_{L_1} = \frac{V_{in}}{L} \cdot d \cdot T_s \quad (19)$$

$$\frac{i_{L_1}}{(1-d) \cdot T_s} = \frac{1}{L} \cdot \left(V_{in} - \frac{V_o}{2} \right) \rightarrow i_{L_1} = \frac{1}{L} \cdot \left(V_{in} - \frac{V_o}{2} \right) \cdot (1-d) \cdot T_s \quad (20)$$

Igualando ambas expresiones, se obtiene:

$$\frac{V_{in}}{L} \cdot d \cdot T_s = \frac{1}{L} \cdot \left(\frac{V_o}{2} - V_{in} \right) \cdot (1-d) \cdot T_s \quad (21)$$

Desarrollando, finalmente se obtiene la expresión del ratio de conversión de tensión del convertidor:

$$\frac{V_o}{V_{in}} = \frac{2}{1-d} \quad (22)$$

Con la incorporación del condensador flotante, denotado como C_B , se consigue que, para un mismo ciclo de trabajo, se obtenga el doble de tensión a la salida que se obtendría en el convertidor elevador básico o en el *IBC*. Por ejemplo, si $V_{in}=10V$ y $d=0,5$:

	$V_o(V_{in} = 10V, d = 0,5)$
Elevador convencional / <i>IBC</i>	$\frac{V_{in}}{1-d} = \frac{10V}{1-0,5} = 20V$
<i>IBC</i> con caract. de doblador de tensión	$\frac{V_{in} \cdot 2}{1-d} = \frac{10V \cdot 2}{1-0,5} = 40V$

Tabla 2.1-Comparativa de tensión de salida entre el convertidor elevador o *IBC* con el *IBC* con característica de doblador de tensión.

2.4. INTRODUCCIÓN A LA RECTIFICACIÓN SÍNCRONA.

Pese a que los análisis previos se han realizado sobre convertidores en modo asíncrono (poseen diodos a la salida para el control de flujos de corriente), el convertidor implementado en el prototipo del presente trabajo ha sido diseñado para funcionar en modo síncrono y bidireccional.

La bidireccionalidad se consigue configurando el convertidor para trabajar en modo síncrono, lo que permite que el convertidor elevador pueda actuar en sentido contrario como un convertidor reductor (conocido como *Buck* en la nomenclatura anglosajona), lo cual resulta necesario para que dos baterías interconectadas puedan cargarse la una a la otra.

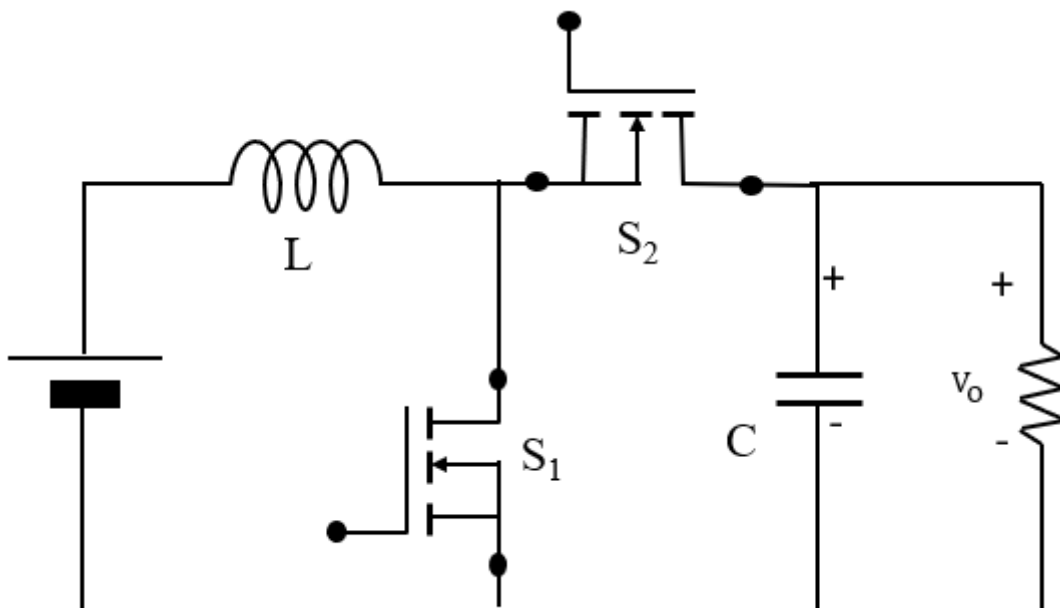


Figura 2.12. Convertidor elevador en modo de rectificación síncrona.

La rectificación síncrona o activa consiste en la utilización de transistores para controlar los flujos de corriente en sustitución de los diodos, de forma que, además de permitir la bidireccionalidad, se obtiene una mayor eficiencia en aplicaciones de tensiones

de salida no muy elevadas. Esto se debe a que, mientras las caídas de tensión en los diodos suelen ser del orden de 0,6V-1V, los rectificadores síncronos se comportan como una resistencia de valor constante muy bajo cuando conducen, conocida como resistencia activa, y presentan caídas de tensión bajas para valores de corriente no muy altos. Sin embargo, a altas corrientes, las caídas de tensión exceden a la de los diodos, por lo que se ha de estudiar previamente si resulta beneficioso la implementación de la rectificación síncrona, como es el caso de este proyecto, en el que se manejan niveles de tensión y corriente relativamente bajos.

De cara al análisis estático, este no se ve afectado por la incorporación de la configuración síncrona ya que las ecuaciones ideales de las formas de onda no son alteradas. Por otro lado, sí que tiene un efecto a nivel experimental pues las pérdidas por conmutación son menores en este caso y, además, las señales de mando de los MOSFET deben estar sincronizadas y ser complementarias entre sí.

3. DIMENSIONADO DE COMPONENTES.

En el presente capítulo se pretende hacer hincapié en los cálculos necesarios para obtener los valores de los componentes que forman parte del convertidor tratado en este trabajo para cumplir con unas condiciones impuestas previamente que se detallan a continuación:

- Frecuencia de conmutación de 100kHz.
- Potencia de salida de 100W.
- Tensión de entrada de 15V.
- Tensión de salida de 40V.
- Rizado de corriente por la inductancia del 20%.
- Rizado de tensión de salida del 10%.

A partir de estos parámetros, se lleva a cabo el diseño de las bobinas, condensadores y de la carga de la etapa de potencia utilizada tanto en el prototipo como en las simulaciones. Cabe resaltar que se diseñan para formar parte del convertidor elevador convencional. Para implementar el convertidor elevador entrelazado se conectan en paralelo dos módulos elevadores idénticos con los valores que se obtendrán a continuación y, posteriormente, la introducción del condensador flotante provoca la característica de doblador de tensión, así que los valores de los componentes no se calculan directamente para una tensión de salida del doble de valor.

Todos los cálculos son realizados teniendo en cuenta el sistema internacional de unidades.

Para el convertidor elevador entrelazado, el ciclo de trabajo, d , es calculado de igual forma que en el caso del convertidor elevador básico, tal y como se expresa en (1).

La corriente media de entrada toma el valor del cociente de la potencia de entrada en vatios, P_{in} , entre la tensión de entrada en voltios (V_{in}) del convertidor:

$$I_{in} = \frac{P_{in}}{V_{in}} \quad (23)$$

El porcentaje del rizado de corriente del inductor respecto a su valor medio para el caso del convertidor elevador entrelazado es similar a la del elevador convencional.

$$\Delta I_{L1,2} = \frac{V_{in} \cdot d}{f \cdot L} \quad (24)$$

donde f es la frecuencia de conmutación, en Hertzios y L la inductancia de la bobina, en Henrios.

El valor de la capacidad en Faradios del condensador, C , se obtiene a partir de la siguiente expresión:

$$C = \frac{V_o \cdot d}{\Delta V_o \cdot R \cdot f} \quad (25)$$

Mientras que la de la inductancia es dada por:

$$L = \frac{V_{in} \cdot d}{f \cdot \Delta I_L} \quad (26)$$

Aunque el comportamiento del convertidor elevador síncrono permite estar siempre en modo de conducción continuo (MCC), en el diseño de la bobina se ha tenido en cuenta el caso del convertidor elevador convencional, en el que se incluye un diodo en vez de un MOSFET. En este caso, para operar en modo continuo se define un parámetro K .

$$K = 2 \cdot \frac{L}{R \cdot T} \quad (27)$$

donde R es la resistencia de la carga, en Ω y T el periodo en segundos.

Este parámetro debe ser superior a un valor crítico que depende exclusivamente del ciclo de trabajo para poder estar en modo de conducción continua:

$$K_{\text{crit}} = d \cdot (1 - d)^2 \quad (28)$$

El convertidor operará en MCC si $K > K_{\text{crit}}$.

Además, para que el diseño de la bobina sea válido, el valor máximo de la densidad de flujo magnético (el cual se obtiene mediante la ecuación (39)) no debe alcanzar el valor umbral de saturación, tal y como se indica en el Anexo A.2.

La corriente de salida y la carga se obtienen a partir del balance de potencias del convertidor. El balance de potencias entre entrada y salida del convertidor, dimensionando el convertidor de forma ideal, establece que la potencia de entrada, P_{in} es igual a la de salida, P_o :

$$P_{\text{in}} = P_o \quad (29)$$

$$P_o = V_o \cdot I_o \rightarrow I_o = \frac{P_o}{V_o} \quad (30)$$

$$R = \frac{V_o}{I_o} \quad (31)$$

Los valores obtenidos son recogidos en la siguiente tabla:

Parámetros	Valores obtenidos
Ciclo de trabajo	0,625
Corriente media de entrada	6,67A
Corriente media de salida	2,5A
Valor de la/s inductancia/s	70,31 μ H
Capacidad del condensador a la salida	3,90 μ H
Carga	16 Ω

Tabla 3.1. Valores obtenidos en el dimensionado.

El valor de la inductancia de la bobina da lugar a un valor del parámetro K según (27) de 0,879. Mientras que el valor de K_{crit} para el ciclo de trabajo establecido es de 0,088 según (28). Como $K > K_{crit}$, se asegura que el diseño de la bobina es el correcto para operar en MCC.

4. SIMULACIONES.

En el presente capítulo se lleva a cabo un amplio estudio simulado de los convertidores previamente explicados. Las simulaciones se realizan a partir de los valores obtenidos en el dimensionado de los componentes y de las condiciones iniciales descritas. Posteriormente se mostrarán las topologías expuestas previamente, así como las principales formas de onda de cada circuito, de cara a conseguir una demostración empírica del funcionamiento de los convertidores elevador, elevador entrelazado y elevador entrelazado con característica de multiplicador de tensión, y así poseer una referencia con la que comparar los resultados experimentales que se presentan en el Capítulo 5 del presente documento.

El esquema del circuito empleado para la simulación del convertidor elevador entrelazado se muestra en la Figura 4.1. Nótese que se ha tratado de reproducir con fidelidad el convertidor del prototipo mostrado en el Capítulo 5 incluyendo los 6 condensadores de filtrado a la salida con sus respectivos valores de capacidad. Los condensadores de entrada no tienen efecto apreciable a los niveles de potencia establecidos para medir las condiciones del convertidor de este trabajo, por lo que no se ha considerado necesario incluirlos.

Las condiciones iniciales son las establecidas en el Capítulo 3: el valor de las inductancias es de $70,31\mu\text{H}$, la carga tiene un valor de 16Ω , la frecuencia de conmutación posee un valor de 100kHz , la tensión de entrada es de 15V y el ciclo de trabajo de los interruptores S1 y S2 es de 0,625 (por tanto, los complementarios S3 y S4 tienen un porcentaje de conducción de 0,375). El valor de la capacidad de los condensadores de salida de cada módulo elevador obtenido mediante la expresión (25) no será el utilizado pues, como se verá en el Capítulo 5, el prototipo ya cuenta con tres condensadores en paralelo por módulo que suman una capacidad de $2,22\mu\text{F}$, por lo que se mantendrá este valor en las simulaciones de cara a intentar que sean lo más fieles posibles a la realidad.

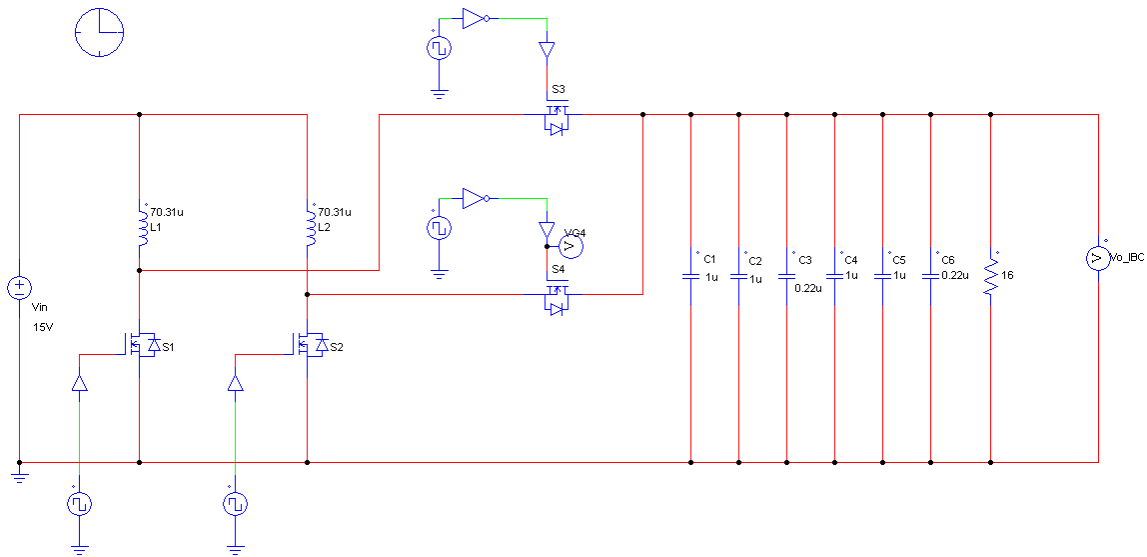


Figura 4.1. Esquema de la simulación del convertidor elevador entrelazado en PSIM.

4.1. SEÑALES DE GOBIERNO.

En primer lugar, se muestran las señales de gobierno de los cuatro interruptores MOSFET (se recuerda que se trata de un rectificador síncrono, por lo que los diodos de un *IBC* asíncrono son sustituidos por dos MOSFET en control complementario respecto a los otros dos) con la Figura 4.2. Para generar las señales complementarias se incorpora un negador a la salida de los generadores de señal de los MOSFET S3 y S4.

Se han establecido también tiempos muertos entre los MOSFET complementarios (S1-S3 y S2-S4) para asemejarse al prototipo real, en el que no pueden conducir simultáneamente, dado que provocaría un cortocircuito, dañando los componentes del convertidor. La explicación detallada acerca de que son los tiempos muertos es vista en el Capítulo 5 del presente documento.

La única forma que tiene PSIM para simular tiempos muertos entre los transistores complementarios en este caso es utilizando cuatro fuentes de señal de onda cuadrada en vez de una sola fuente con dos salidas (una negada y otra no negada) para cada par de

transistores complementarios. Asignando una reducción del ciclo de trabajo y un desfase entre transistores complementarios se logra simular los tiempos muertos utilizados en las medidas experimentales.

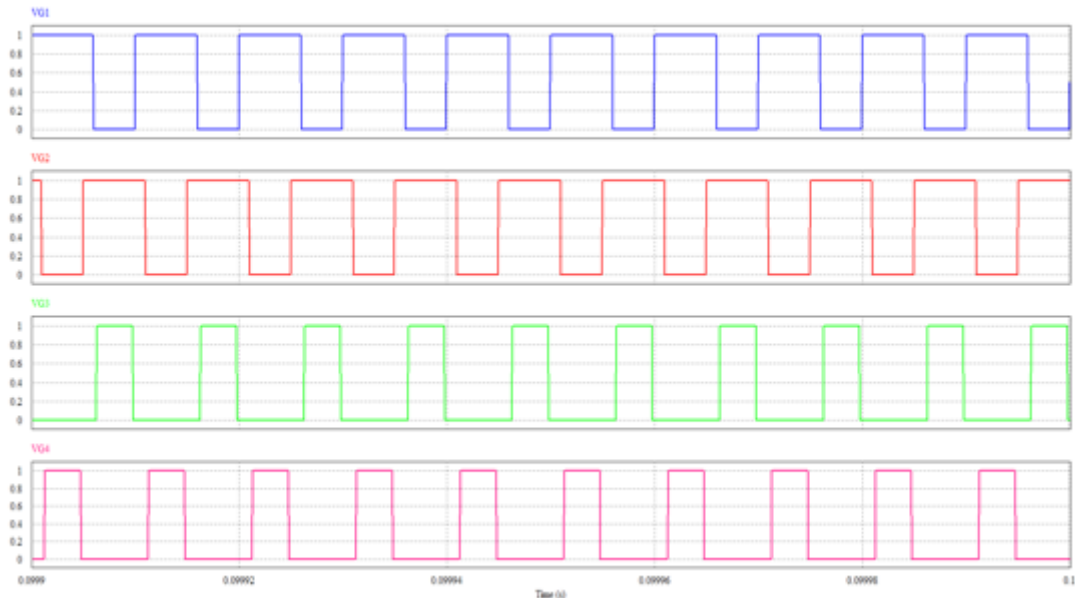


Figura 4.2. Señales de puerta de los MOSFET en PSIM.

4.2. CORRIENTES Y TENSIONES DEL CONVERTIDOR ELEVADOR ENTRELAZADO.

Resulta interesante comparar la evolución temporal de las corrientes por las bobinas junto a la tensión puerta-fuente de los transistores. Como se observa en la Figura 4.3, cuando el MOSFET S1 se encuentra en conducción, la bobina L_1 comienza a almacenar energía, creciendo así la corriente que circula por ella. Cuando S1 se apaga, S3 se activa y la energía almacenada comienza a descargarse hacia la carga a través de él, disminuyendo la corriente.

La corriente media por las bobinas es de 2.93A, justo la mitad que la corriente de entrada. Se verifica que, al existir dos módulos elevadores idénticos, la corriente de entrada

se divide equitativamente por las dos bobinas. Se ha obviado la gráfica de la corriente por la bobina L_2 dado que, idealmente, es similar a la que atraviesa L_1 , con la salvedad de se encuentra desfasada 180° .

Como se muestra en la Figura 4.4, pese a que el rizado continua igual en el caso de las bobinas, con la técnica de entrelazado se consigue reducir el rizado por la entrada. El rizado por la corriente de entrada pasa del 21,84% que se obtenía, para las condiciones iniciales descritas, en el convertidor elevador básico, al 7,28% una vez utilizada la técnica de entrelazado, estos datos son recogidos en la Tabla 4.1. Comparativa de rizados de corriente de entrada en PSIM.

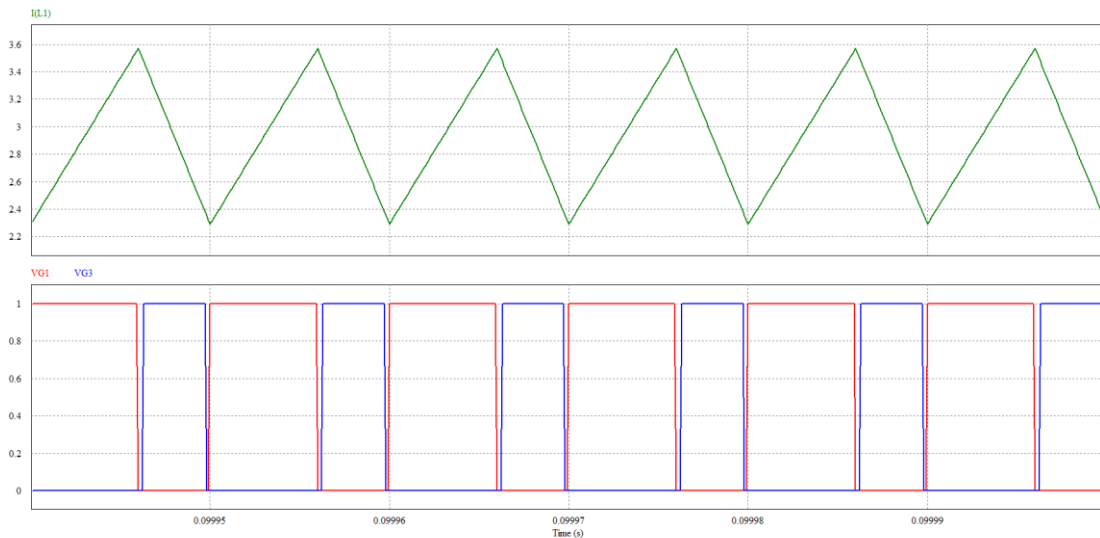


Figura 4.3. Corriente por una de las bobinas en PSIM.

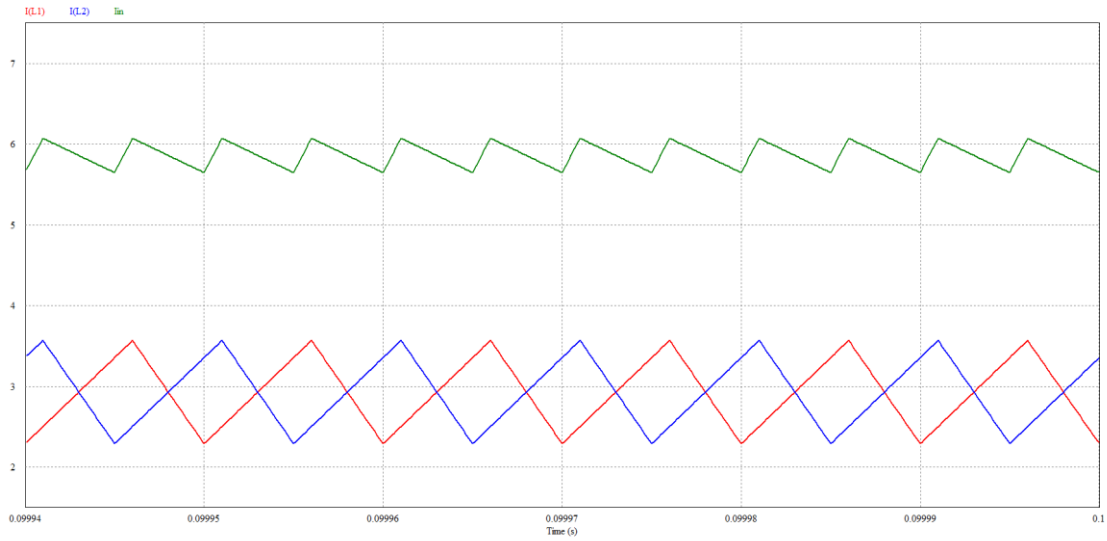


Figura 4.4. Corriente de entrada comparada con las corrientes por las bobinas en PSIM.

La corriente por los MOSFET complementarios se muestra en la Figura 4.5. Se aprecia la carga (señal azul) y descarga (señal roja) de las bobinas a través de ellos, como se explicó anteriormente.

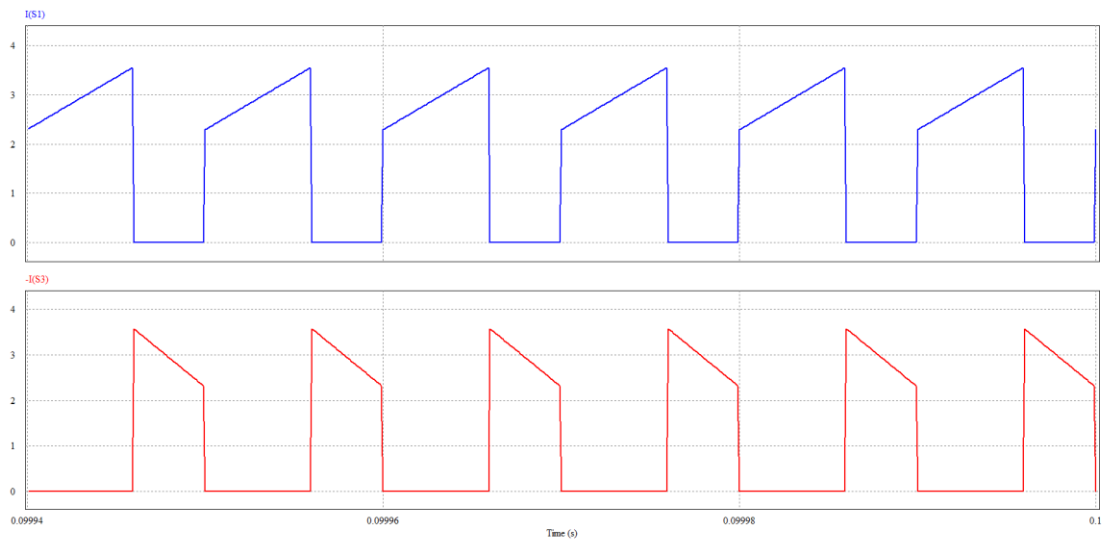


Figura 4.5. Corrientes por los MOSFET complementarios en PSIM.

La tensión de salida, al igual que en el convertidor elevador básico, aumenta siguiendo la relación mostrada en (1). Debido a los tiempos muertos implementados (como se ve con mayor énfasis en el Capítulo 5, el hecho de incorporar tiempos muertos reduce el ciclo de trabajo previamente establecido para el interruptor), no se alcanza el valor teórico de 40V, si no que aumenta hasta los 37,48V de valor medio.

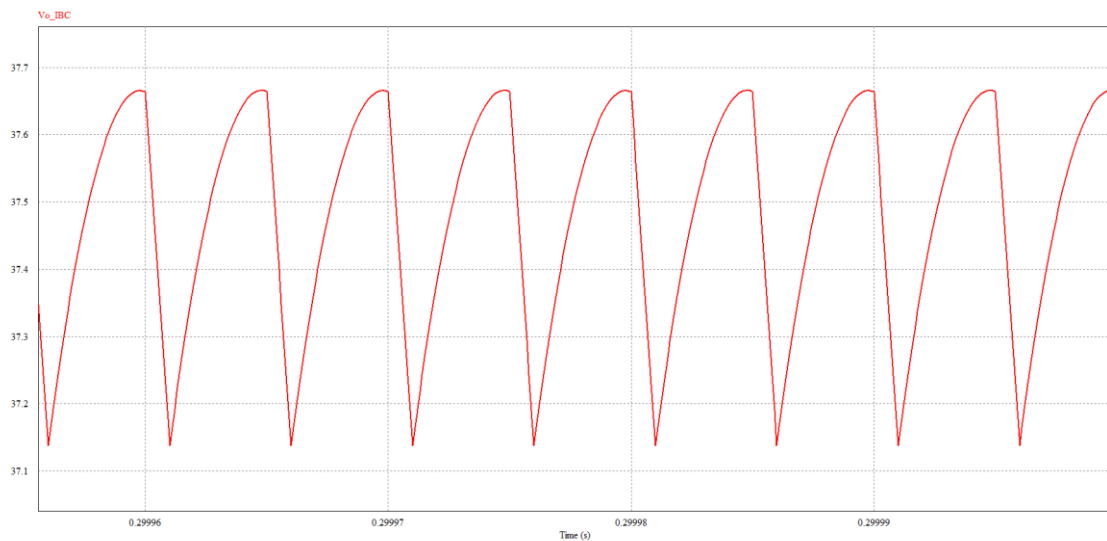


Figura 4.6. Rizado de tensión de salida del convertidor elevador entrelazado en PSIM.

4.3. COMPARATIVA DE RIZADOS DEL CONVERTIDOR ELEVADOR BÁSICO CON EL ELEVADOR ENTRELAZADO.

Los rizados de corriente de entrada y de tensión de salida del convertidor elevador entrelazado han sido mostrados en la Figura 4.4 y la Figura 4.6 respectivamente. El software PSIM permite medir fácilmente el rizado, por lo que resulta interesante calcularlo y compararlo con el caso del convertidor elevador básico, de forma que se puedan mostrar valores cuantitativos de las características que mejora este cambio de topología del elevador.

Los valores del convertidor elevador básico mostrados en las siguientes tablas se han obtenido reproduciendo las mismas condiciones del convertidor elevador entrelazado, pero utilizando un único módulo convertidor.

En términos de rizado de entrada, se logra disminuir el porcentaje de rizado respecto del valor medio (también llamado amplitud de rizado) tres veces menor que con el elevador:

	\overline{I}_{in} (A)	ΔI_{in} (A)	% de rizado (respecto a valor medio)
Elevador básico	5,867	1,281	21,84
Elevador entrelazado	5,863	0,426	7,28

Tabla 4.1. Comparativa de rizados de corriente de entrada en PSIM.

En cuanto al rizado de tensión de salida, la diferencia es más notoria aún, pues el porcentaje de rizado prácticamente se anula con la topología entrelazada:

	\overline{V}_o (V)	ΔV_o (V)	% de rizado (respecto a valor medio)
Elevador básico	37,434	3,841	10,261
Elevador entrelazado	37,671	0,532	1,403

Tabla 4.2. Comparativa de rizados de tensión de salida en PSIM.

Nótese en la Figura 4.7 el aumento de la frecuencia de los rizados en la hasta el doble del valor que poseían los rizados en el elevador. Como se comentó en la introducción, esto permite reducir el tamaño de los componentes de filtrado tanto a la entrada como a la salida, disminuyendo así tamaño y costes.

Las formas de onda pertenecientes al elevador básico aparecen en rojo, mientras que las correspondientes al elevador entrelazado se muestran en color azul.

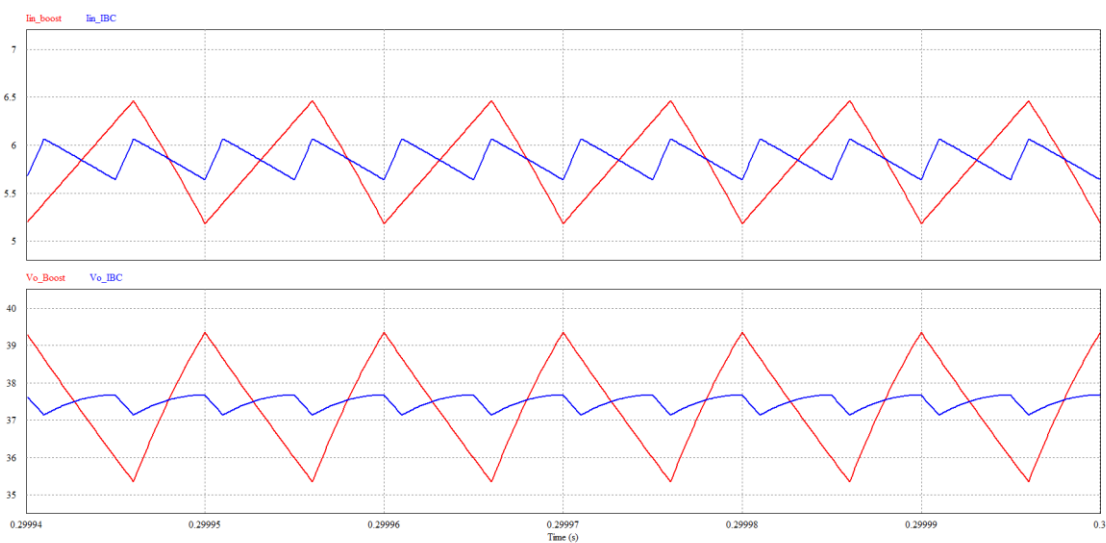


Figura 4.7. Gráficas comparativas de corriente de entrada y tensión de salida para el elevador y el elevador entrelazado en PSIM.

4.4. ANÁLISIS DE LA INCORPORACIÓN DEL DOBLADOR DE TENSIÓN.

Como se explicó con anterioridad, la gran ventaja del convertidor elevador entrelazado con característica de doblador de tensión consiste en la reducción de los ciclos de trabajo utilizados para conseguir la misma conversión de tensión del convertidor, pero, sin embargo, la característica de doblador de tensión funciona únicamente para ciclos de trabajo mayores de 0,5. En el caso de tratar de alcanzar los 40V a la salida con 15V a la

entrada, el ciclo de trabajo basándose en la expresión (22) sería de 0,25, por lo que no funcionaría la característica de doblador de tensión, si no que se seguiría la relación mostrada en (3). Para simular la mejora que incorpora esta topología, la opción adecuada es establecer una relación alta de conversión y comparar los ciclos de trabajo necesarios para obtenerla en los casos de los convertidores elevador y elevador entrelazado con el del elevador entrelazado con doblador de tensión.

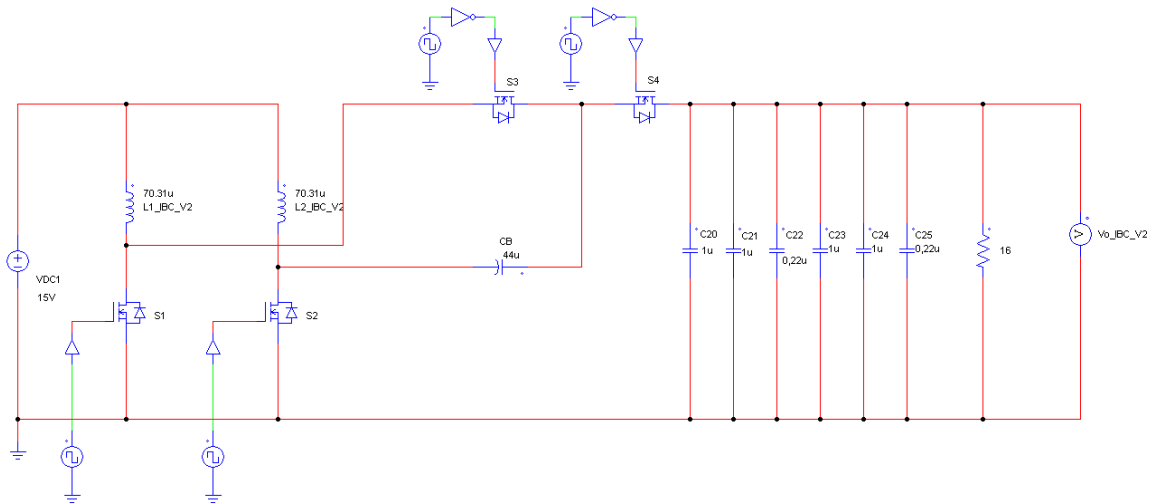


Figura 4.8. Esquema de la simulación del convertidor elevador entrelazado con característica de doblador de tensión en PSIM.

Para la comparación se establece una relación de conversión de 15V a la entrada para 75V a la salida, permaneciendo el resto de los parámetros con los valores anteriores. Los ciclos de trabajo obtenidos para los casos del elevador convencional o el entrelazado y del elevador entrelazado con característica de doblador de tensión son los siguientes:

$$d_{\text{conv-IBC}} = 1 - \frac{V_{\text{in}}}{V_o} = 1 - \frac{15\text{V}}{75\text{V}} = 0,8 \quad (32)$$

$$d_{\text{IBC_doblador}} = 1 - \frac{2 \cdot V_{\text{in}}}{V_o} = 1 - \frac{2 \cdot 15\text{V}}{75\text{V}} = 0,6 \quad (33)$$

Se observa que la introducción del condensador flotante permite una reducción muy significativa del ciclo de trabajo del convertidor con respecto al convertidor elevador entrelazado. La tensión soportada por dicho condensador sigue la relación mostrada en (8):

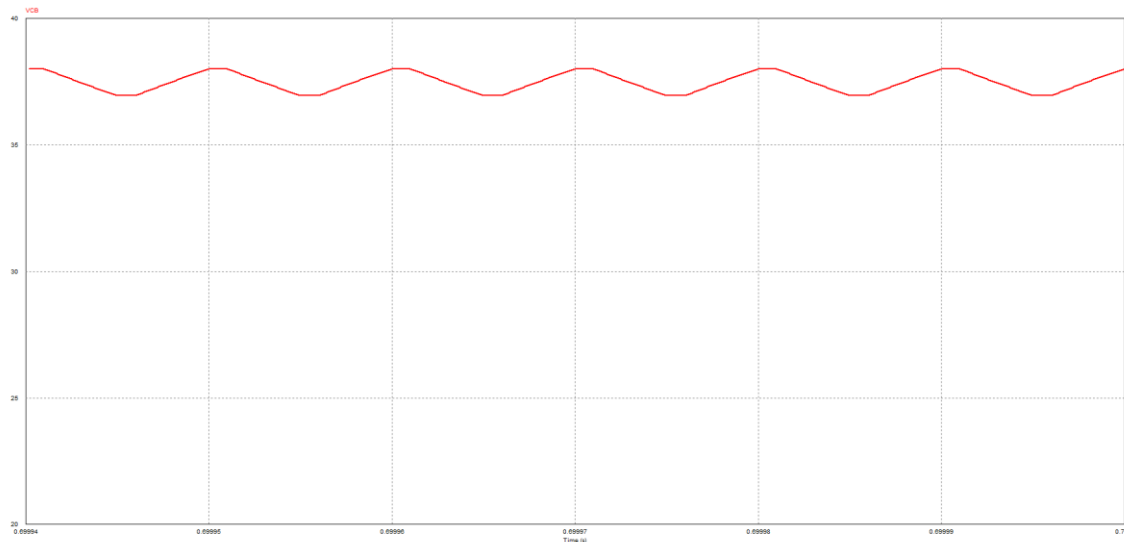


Figura 4.9. Tensión soportada por el condensador flotante en PSIM.

Las tensiones de salida en ambos casos son mostradas a continuación:

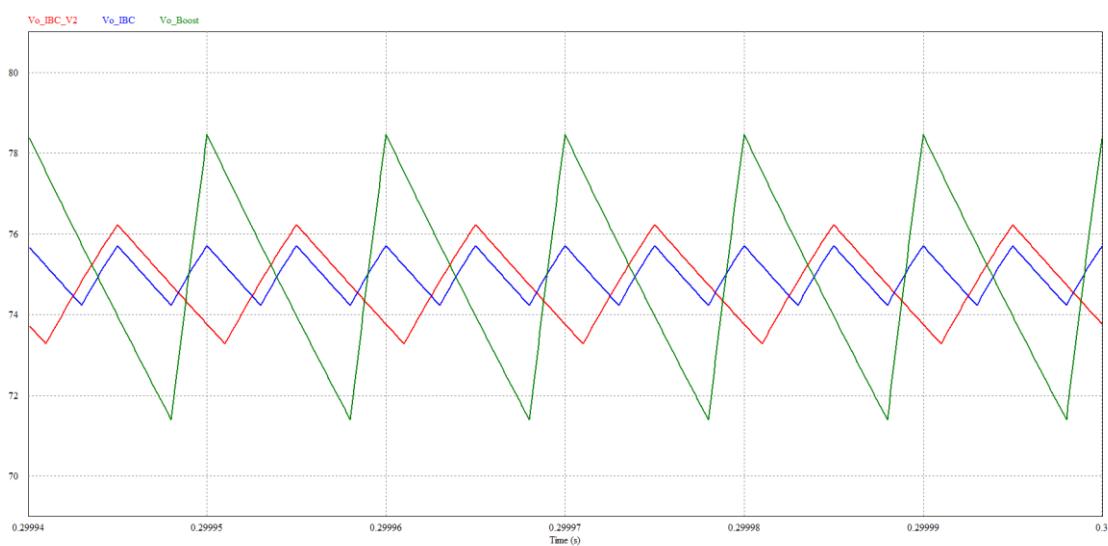


Figura 4.10. Comparativa de las tensiones de salida del elevador entrelazado con doblador de tensión, elevador entrelazado y elevador convencional.

En verde aparece la tensión del elevador convencional, en azul la del *IBC* y en rojo la del *IBC* con característica de doblador de tensión. Para una misma conversión, el ciclo de trabajo necesario es significativamente menor introduciendo la característica de doblador de tensión tal y como aparece en las expresiones (32) y (33). En términos de rizado, la introducción del doblador de tensión aumenta levemente el rizado con respecto al elevador entrelazado, aunque permanece inferior al caso del convencional y la frecuencia de rizado no se dobla como sucede con el elevador entrelazado.

5. RESULTADOS EXPERIMENTALES.

El propósito de este capítulo consiste en explicar, de forma detallada, todas las partes que conforman el prototipo diseñado en este trabajo fin de grado: la parte de generación de la señal de control, la etapa driver y la etapa de potencia, para la cual se ha reutilizado un prototipo anterior al que se le han añadido algunos cambios. Posteriormente, se analizarán las principales formas de onda medidas del prototipo en el laboratorio a partir de las condiciones descritas en el Capítulo 3: Potencia de salida de 100W, tensión de entrada de 15V, tensión de salida de 40V y frecuencia de conmutación de 100kHz. El objetivo final es validar las formas de onda obtenidas tanto de manera analítica como con las simulaciones.

5.1. CONSTRUCCIÓN DEL PROTOTIPO.

Una vez realizado el análisis teórico de los convertidores tratados en este trabajo se procede a la implementación del prototipo de los mismo, que se conforman de una etapa de generación de las señales de mando de los interruptores MOSFET de la etapa de potencia, de un circuito driver, encargado de adaptar las señales de mando para que puedan operar los transistores y, por último, de la etapa de potencia propiamente dicha.

5.1.1. ETAPA DE CONTROL.

La primera cuestión planteada para la construcción del prototipo es la de la generación de las señales de gobierno de los transistores de este. Tal y como se ha mencionado anteriormente en los Capítulos 2 y 3, debido a que el prototipo se trata de un convertidor

elevador entrelazado síncrono, las señales de control de los transistores S1-S2 y S3-S4 han de ser complementarias entre sí, mientras que, por otra parte, las señales de gobierno de los transistores S1-S3 y S2-S4 han de encontrarse desfasadas 180° para el correcto funcionamiento del prototipo aquí planteado. Más adelante en este apartado se incidirá en el término de “tiempo muerto”, un aspecto muy importante a tratar cuando se requiere de implementar señales de este tipo en un prototipo experimental para evitar cortocircuitos y por consiguiente daños indeseados en los componentes.

Para la generación de estas señales, se programará una tarjeta dsPIC33CH Curiosity DM330028-2, utilizada como plataforma para la familia de controladores digitales de señales (DSC) dsPIC33CH512MP508, cuyo esquemático se encuentra de manera detallada en [3] y su hoja de características en [5]. El programa utilizado para la programación de la placa mencionada es el editor MPLAB X IDE, versión 6.00, software destinado a la programación de microcontroladores y DSC de la marca *Microchip*.

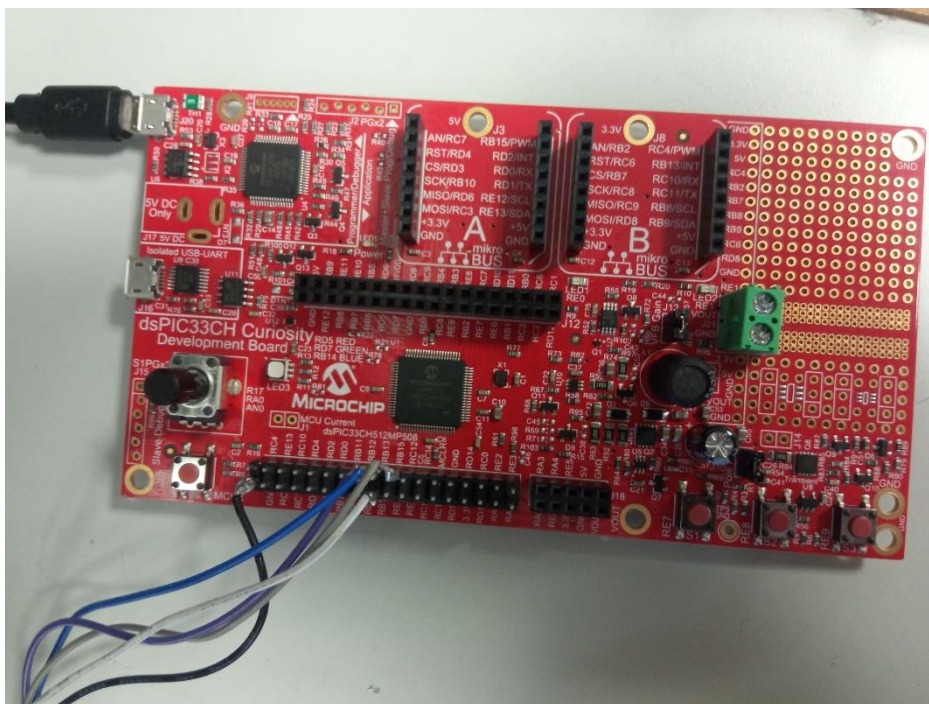


Figura 5.1. Placa de desarrollo dsPIC33CH Curiosity utilizada.

Las señales se generarán por PWM (modulación de ancho de pulso), técnica que consiste en activar una salida digital a nivel alto durante un determinado tiempo, manteniéndola el resto del periodo a nivel bajo. De esta forma, se generan pulsos positivos que se repiten de manera periódica. La frecuencia de las señales permanece constante, variando únicamente el ciclo de trabajo (*duty cycle* en inglés), término ya definido en el capítulo 2 y cuya expresión para el convertidor utilizado se encuentra en (1). Un ejemplo de señales PWM es mostrado en la Figura 5.2.

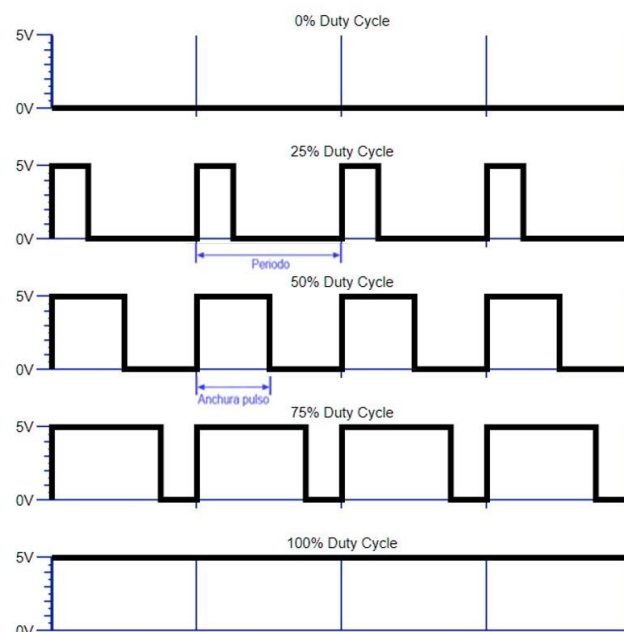


Figura 5.2. Ejemplo de señales PWM para distintos ciclos de trabajo.

Para la programación de la placa se crea un proyecto en MPLAB a partir del cual se definen las variables necesarias y se configuran los registros pertinentes para la generación de cuatro señales PWM con las características expuestas al principio de este apartado. Para la generación del código también se utiliza el entorno gráfico de programación MPLAB Code Configurator (MCC), el cual incorpora una interfaz que permite realizar la configuración de registros de una manera más sencilla. El código completo y el entorno gráfico MCC son explicados en detalle en el Anexo A.2.

Tal y como figura en [5], el dsPIC33CH consta de varios módulos generadores PWM, en el que cada uno de ellos proporciona dos señales PWM. Estas señales pueden configurarse de varias formas entre sí (independientes, de fase variable, etc.) aunque para este caso se configuran como complementarias. El hecho de ser complementarias implica que, cuando alguno de los transistores S1 o S3 se encuentren encendidos, sus pares complementarios, S2 o S4, respectivamente, permanecerán apagados y, cuando se apaguen, estos se encenderán.

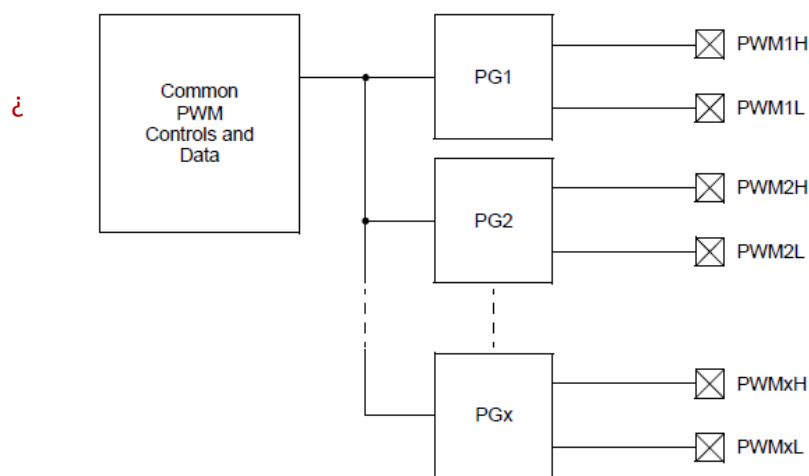


Figura 5.3. Diagrama de bloques del módulo PWM de la dsPIC33CH[5].

Dado que en el convertidor están presentes dos pares de MOSFET complementarios, se deben utilizar 2 generadores de señales PWM, que a su vez se deben encontrar desfasados 180° entre sí.

Para desfasar las señales de los dos generadores de PWM, se han de configurar varios registros, detallados en [6]:

- PGxPHASE: Determina la posición del flanco de subida de la señal PWM desde el inicio de la cuenta del temporizador.
- PGxDC: Determina la posición del flanco de bajada de la señal PWM desde el inicio de la cuenta del temporizador.

- PGxPER: Determina el final de la cuenta del temporizador.

Las expresiones utilizadas para calcular los valores de dichos registros son mostradas a continuación:

$$PGxPHASE = (F_{PGx} \cdot td) - 1 \quad (34)$$

$$PGxPER = \frac{F_{PGx}}{F_{PWM}} - 1 \quad (35)$$

$$PGxDC = (PGxPER \cdot d) - 1 \quad (36)$$

siendo:

x el generador de PWM configurado (1 o 2, en este caso).

F_{PGx} la frecuencia de reloj (en Hz) que controla el módulo generador de PWM (en este, caso, se utiliza la red FRC interna del dsPIC33, de 8MHz).

td el tiempo de desfase (en segundos) entre los módulos.

d el ciclo de trabajo de la señal PWM.

F_{PWM} la frecuencia de la señal PWM, que en el caso abarcado en este trabajo es de 100kHz.

Dado que el convertidor es un elevador entrelazado con rectificación síncrona y, debido a que un MOSFET nunca pasa instantáneamente de ON a OFF o viceversa, sino que existe un tiempo de carga y descarga de la puerta, se ha de prestar especial atención a que, en ningún momento, los transistores que son complementarios (S1-S3 o S2-S4) se encuentren simultáneamente en conducción, pues esto provocará un cortocircuito que puede dañar los componentes del prototipo. Para solventar esta problemática, se implementan tiempos muertos entre las señales complementarias. Estos tiempos muertos son instantes en los

cuales los dos MOSFET que deben ser complementarios permanecen apagados. Es muy importante elegir un valor de tiempo muerto adecuado, pues un valor muy grande de este repercutirá negativamente en la eficiencia del convertidor (dado que el ciclo de trabajo inicialmente establecido verá disminuir su valor).

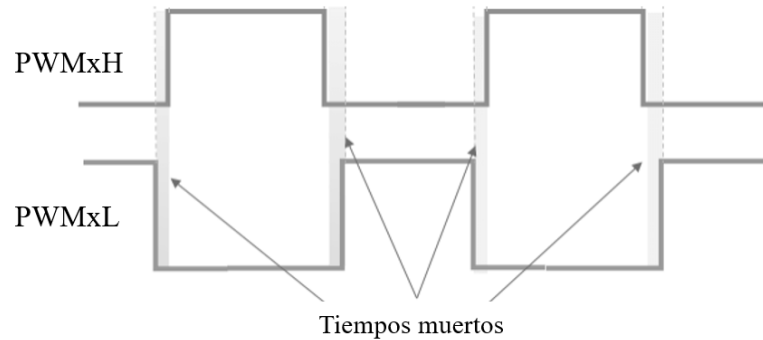


Figura 5.4. Representación de tiempos muertos entre dos señales PWM complementarias.

El ciclo de trabajo de las señales PWM, así como los tiempos muertos, se establecen a partir de la ya mencionada interfaz gráfica MPLAB Code Configurator. El código es descrito en detalle en el Anexo A.2.

Las 4 señales generadas se corresponden a los siguientes pines de la tarjeta Curiosity:

- Señal PWM del transistor S1 (PWM1H): RB14.
- Señal PWM del transistor S2 (PWM1L): RB15.
- Señal PWM del transistor S3 (PWM2H): RB12.
- Señal PWM del transistor S4 (PWM2L): RB13.

Las señales complementarias obtenidas en la Figura 5.5 son las correspondientes a los interruptores S1 y S3. Se obvia mostrar las correspondientes a S2 y S4 pues son exactamente iguales, salvo porque están desfasadas 180° respecto a las que sí han sido mostradas.

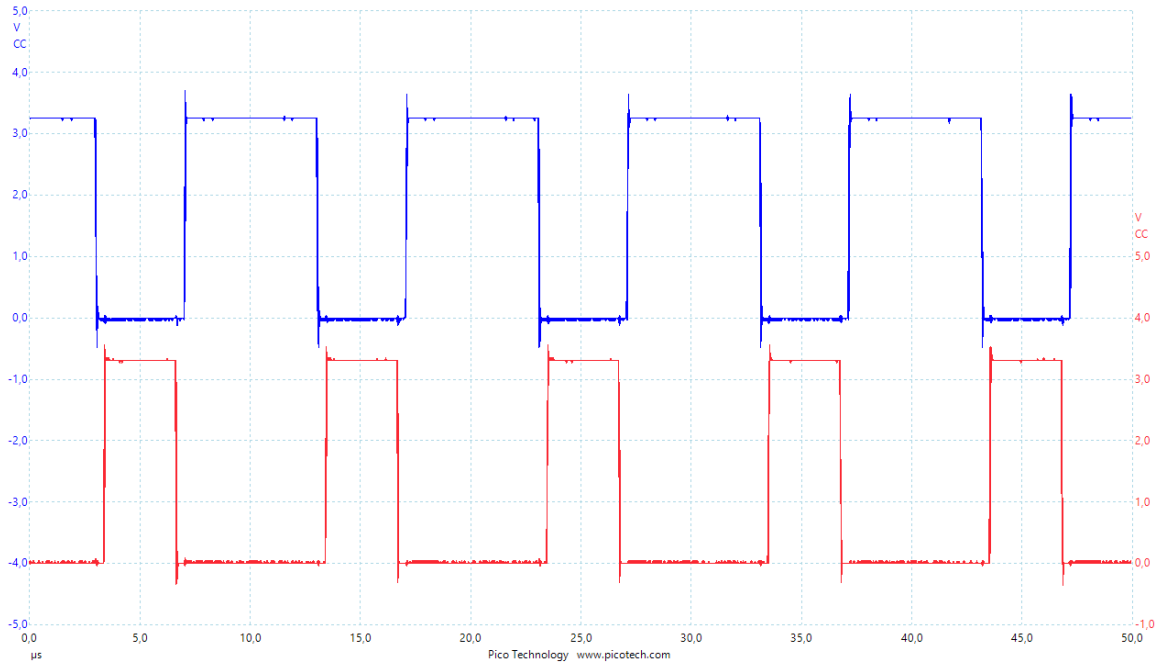


Figura 5.5. Señales PWM complementarias obtenidas.

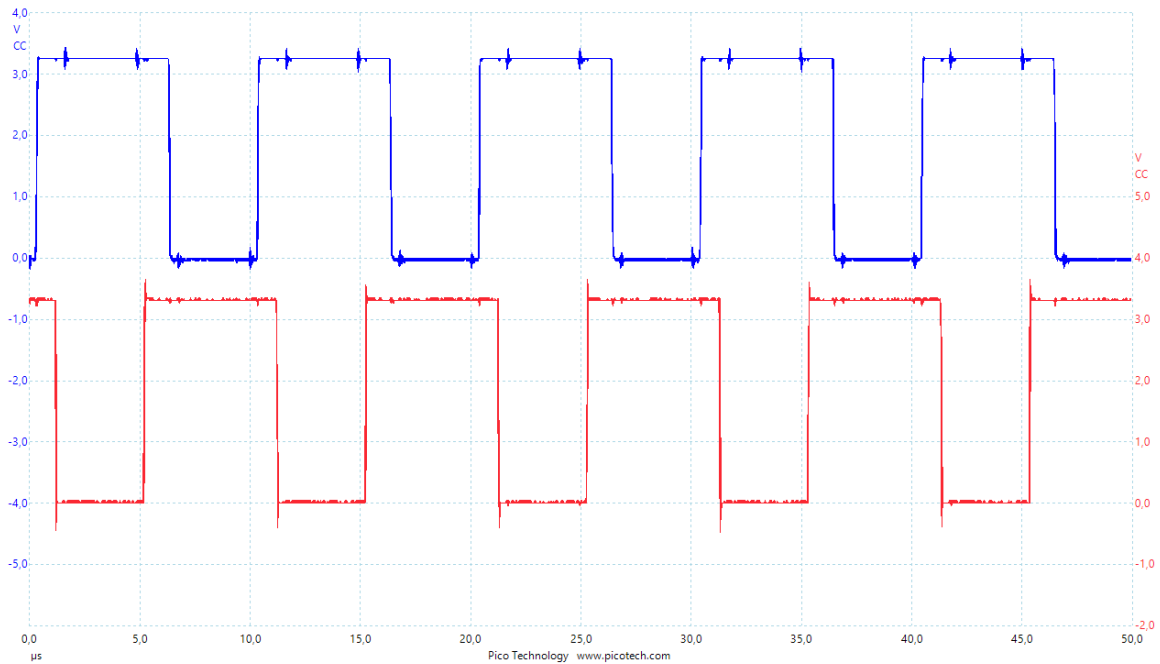


Figura 5.6. Señales PWM desfasadas 180° obtenidas.

5.1.2. ETAPA DE DRIVER.

Las señales PWM generadas por la dsPIC33CH Curiosity se alternan entre los 0V y un valor de tensión de 3.3V, el cual equivale al valor de la tensión de alimentación de la propia tarjeta. Este no es un valor suficiente para manejar las puertas de los transistores MOSFET, por lo que necesitan de un circuito controlador para adaptar los niveles de tensión y corriente y poder realizar su función con éxito. Este circuito, conocido como circuito de aislamiento y adaptación, también se encargará de proporcionar aislamiento galvánico y capacitivo a las señales tanto de alimentación como de control de puerta de los MOSFET, dado que no están referidas a masa. El aislamiento capacitivo proporciona además inmunidad frente a ruido magnético.

Se ha implementado una placa auxiliar que funciona como interfaz para llevar las señales necesarias a este circuito de adaptación: control (SW), alimentación (5V) y masa (GND). Este circuito, mostrado en la Figura 5.7, recibe las 4 señales PWM más la señal de masa, por un lado, y por otro la tensión de alimentación de 5V, proveniente de una fuente de alimentación 72-13300, del fabricante *TENMA*. La placa posee 8 salidas con tres pines que corresponden a las señales requeridas. (evidentemente, solo se utilizan 4 de ellas). Las señales son llevadas mediante cables planos a las entradas del circuito de adaptación y aislamiento de señales.

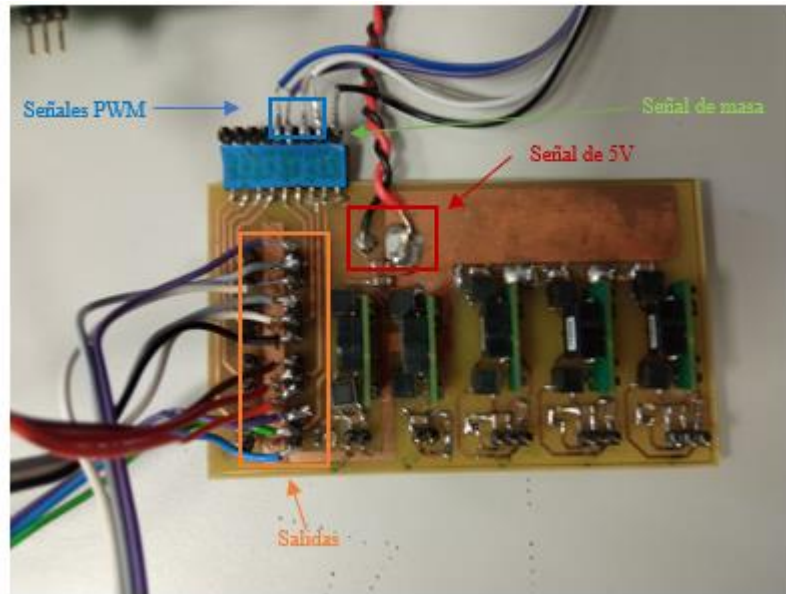


Figura 5.7. Placa auxiliar (interfaz entre Curiosity y circuito de aislamiento y adaptación).



Figura 5.8. Fuente de alimentación 72-13300 de TENMA utilizada para suministrar los 5V a la entrada del circuito de adaptación y aislamiento.

El circuito de adaptación y aislamiento de señales está formado por un convertidor CC/CC aislado no regulado (DHC010512SN7), dos reguladores lineales (ADP3300 y LTI1763) y un aislador digital (ISO721). Este circuito, como se ha comentado al inicio de este apartado, recibe las señales de alimentación, de control y de masa. El diagrama de bloques del circuito aparece representado en la Figura 5.10.



Figura 5.9. Placa del circuito de aislamiento y adaptación.

Una de las funciones es la de adaptar la señal de alimentación y aislarla. Para ello, en primer lugar, los 5V de la fuente de alimentación mostrada en la Figura 5.8 llegan al convertidor DCH0101512SN7, el cual aísla y eleva la tensión hasta los 12V a su salida. Esta señal se bifurca en dos sentidos: por un lado, esos 12V van a la entrada de un regulador LT1763, el cual se encarga de suministrar la señal regulada (de 11,5V) que sirve de alimentación del driver; mientras que, por otro lado, esos 12V sirven como señal de alimentación para el regulador ADP3300, que proporciona a su salida una tensión de 3,3V regulados. Estos reguladores son dispositivos diseñados para suministrar un nivel de tensión estable y proteger a los distintos equipos de sobretensiones, caídas bruscas de tensión o grandes variaciones de tensión.

La otra función consiste en aislar también la señal de control. Esta señal, junto a la señal de alimentación de 5V y la de masa, entran a un aislador ISO721 (el cual es alimentado con la señal de 3,3V proveniente del ADP3300) que convierte la señal de control proveniente de la dsPIC33CH (que variaba entre 0 y 3,3V) en otra señal aislada galvánicamente que finalmente va al driver.

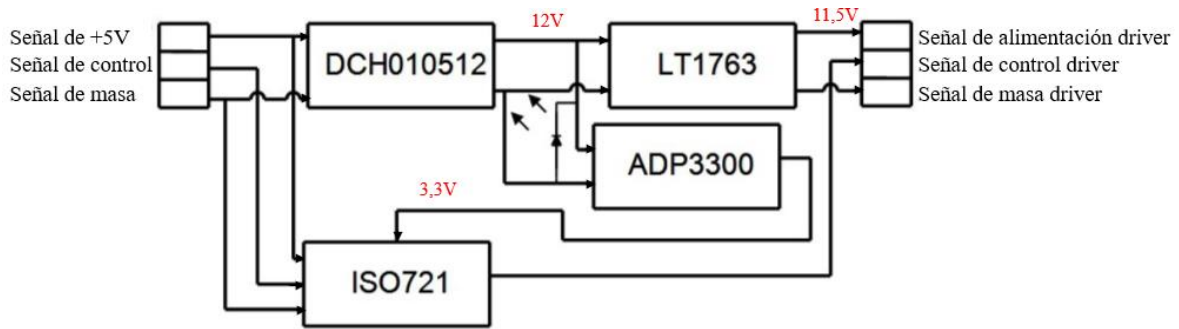


Figura 5.10. Diagrama de bloques del circuito de aislamiento y adaptación.

Los drivers de corriente empleados en este prototipo son del tipo 7104CS. Estos drivers son circuitos amplificadores de potencia que se colocan cerca de la puerta de los transistores MOSFET, recibiendo una señal de baja corriente y amplificándola para inyectar la corriente necesaria para realizar las transiciones encendido-apagado de la puerta. Los de tipo 7104CS inyectan una corriente de hasta 4A para manejar puertas con tensiones desde 4,5V hasta los 16V, por lo que son válidos para manejar los 11,5V aproximados de tensión de puerta de los MOSFET del prototipo utilizado.

EL7104
(8-PIN SO, PDIP)
TOP VIEW

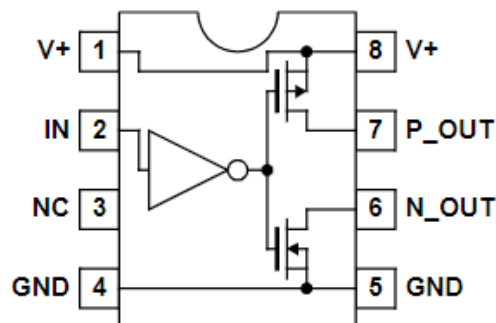


Figura 5.11. Pinedo del modelo de los drivers utilizados.

5.1.3. ETAPA DE POTENCIA.

El convertidor utilizado para la etapa de potencia es un convertidor elevador entrelazado con rectificación síncrona. Se ha reutilizado un prototipo anterior, excepto por las bobinas, que han sido diseñadas mediante el software ANSYS PExprt para obtener un valor de inductancia de $70,31\mu\text{H}$, tal y como se muestra en el Anexo A.1. La carga de 16 ohmios se conecta a los terminales de salida del convertidor.

Dicho prototipo ha sido diseñado para el manejo de altos niveles de potencia ya que los MOSFET del prototipo son del modelo IXFH36N60P del fabricante IXYS. Han sido diseñados para manejar altos niveles de potencia: hasta 600V de tensión drenador-fuente y 36A de corriente de drenador. Pese a esto, es perfectamente válido para tratar el tema de este trabajo fin de grado: una demostración experimental de las ventajas que proporciona la utilización de convertidores modulares entrelazados, para la que se manejan los niveles de potencia previamente establecidos: 15V de entrada; 40V de salida y 100W máximos de potencia.

El convertidor incorpora 6 condensadores de filtrado a la salida cuyos valores se han simulado en el Capítulo 4. El valor de estos no se corresponde con el valor de la capacidad obtenida en el dimensionado, que, como se refleja en la Tabla 3.1, es de $3,90\mu\text{F}$. En el caso del prototipo, en cada módulo elevador aparecen tres condensadores en paralelo de valores de $1\mu\text{F}$, $1\mu\text{F}$ y $0,22\mu\text{F}$, respectivamente, sumando una capacidad total de $2,22\mu\text{F}$. Calculando la expresión (25) con este valor de capacidad se obtendría un rizado de tensión de salida de 2,95V, bastante aproximado a esos 4V, por lo que no se ha considerado necesario cambiar dichos condensadores. Los condensadores de entrada son de $1\mu\text{F}$ cada uno, pero no tiene efectos apreciables a los niveles de potencia utilizados para las medidas experimentales. Los componentes de uno de los módulos de la etapa de potencia son mostrados en la Figura 5.12. Aunque no aparece indicado, la placa metálica encima de los interruptores MOSFET se trata de un disipador de calor.

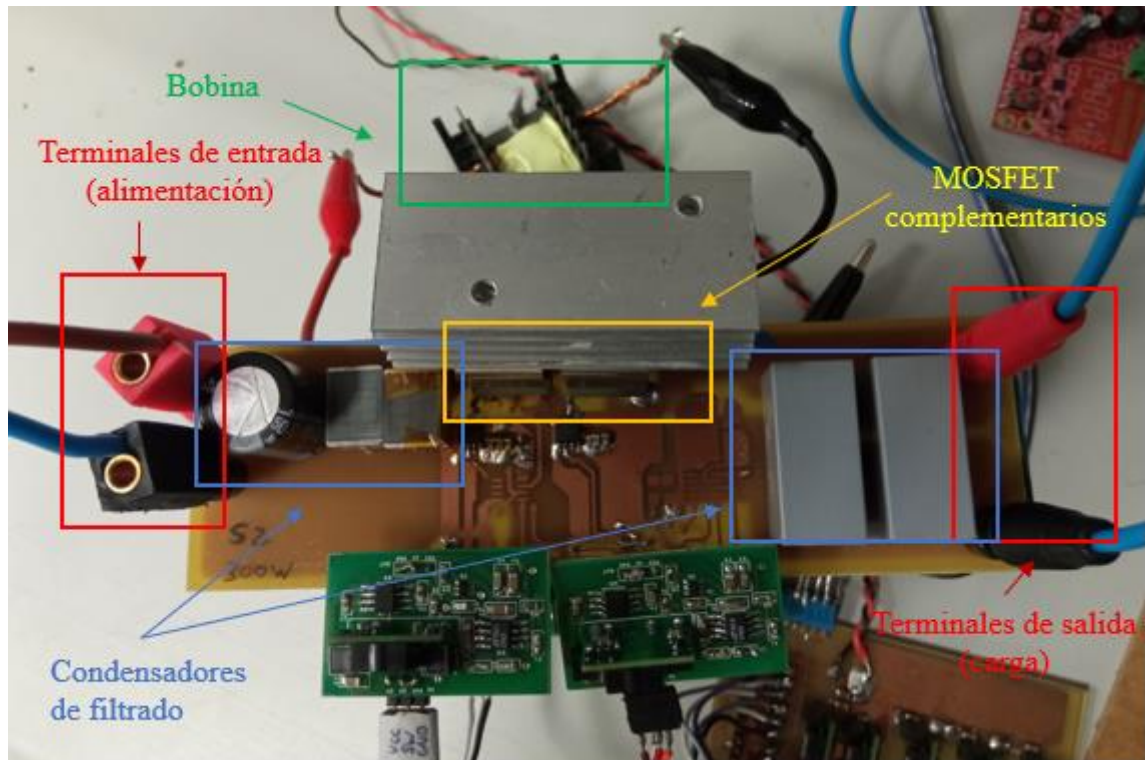


Figura 5.12. Montaje de un módulo de la etapa de potencia.

Los 15V de entrada son obtenidos a partir de una fuente de alimentación AC6803A, de la empresa estadounidense *Keysight Technologies*. Se descartó el uso de la otra fuente de alimentación utilizada para proveer los 5V de la señal de alimentación del circuito de aislamiento debido a que posee una limitación de corriente de 3A, por lo que no se podía inyectar toda la corriente de entrada necesaria. Este modelo permite corrientes de hasta 10A, razón por la que se estableció su uso.



Figura 5.13. Fuente de alimentación AC6803A, utilizada para generar los 15V de entrada del convertidor.

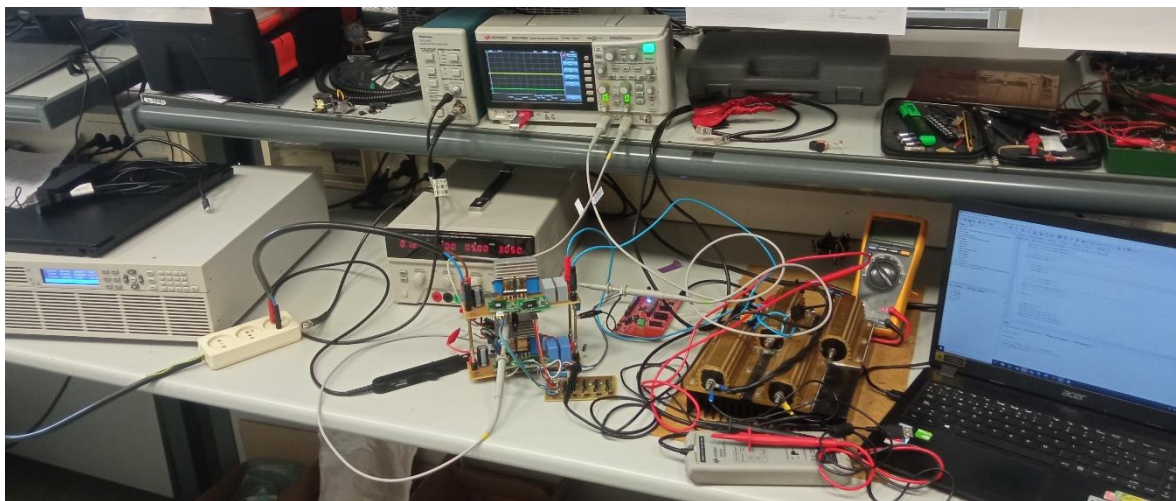


Figura 5.14. Montaje completo del prototipo.

5.2. RESULTADOS OBTENIDOS.

Una vez explicadas las diferentes etapas que componen el prototipo diseñado y, de cara a validar el correcto funcionamiento de este, se procede a obtener las principales formas de onda del convertidor, tanto de tensión como de corriente.

En primer lugar, se realizan pruebas con los dos transistores paralelos (S2-S4) en circuito abierto, por lo que la configuración sería la de un convertidor elevador síncrono básico, al solo funcionar el primer par de MOSFET complementarios (S1-S3).

Una vez terminado este análisis, se volverán a activar los otros dos MOSFET complementarios, volviendo así a la configuración del convertidor elevador entrelazado.

Debido a cuestiones de tiempo, no se ha podido a cabo realizar el análisis experimental del comportamiento del convertidor elevador entrelazado con característica de doblador de tensión, que sí se ha realizado en el Capítulo 4.

El osciloscopio únicamente dispone de dos canales, por lo que en todas las gráficas aparecerán dos medidas distintas, relacionadas entre sí. Generalmente se va a mostrar la señal de puerta de uno de los MOSFET, pues contiene información acerca de la carga y descarga de las bobinas y, por tanto, de los rizados de corriente de entrada y de tensión de salida del convertidor.

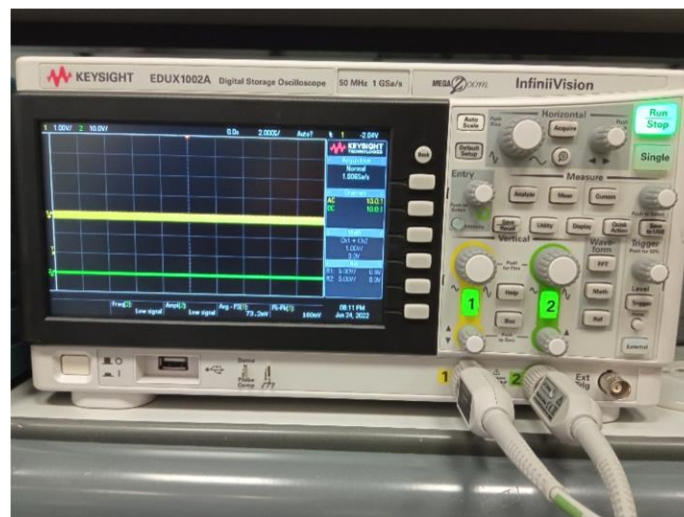


Figura 5.15. Osciloscopio EDUX1002A de KEYSIGHT utilizado para medir las formas de onda.

5.2.1. RESULTADOS PARA CONVERTIDOR ELEVADOR CONVENCIONAL.

Se introducen 15V a la entrada mediante la fuente de alimentación previamente mencionada y a la salida permanece conectada la carga de 16 ohmios.

Primeramente, se muestran las tensiones de puerta de los MOSFET complementarios en la Figura 5.16, con la señal del transistor S1 en verde y la del transistor S3 en amarillo. Se obtienen niveles de tensión en torno a 11,3V, suficientes para manejar los transistores. Aparecen los tiempos muertos necesarios para evitar cortocircuitos.

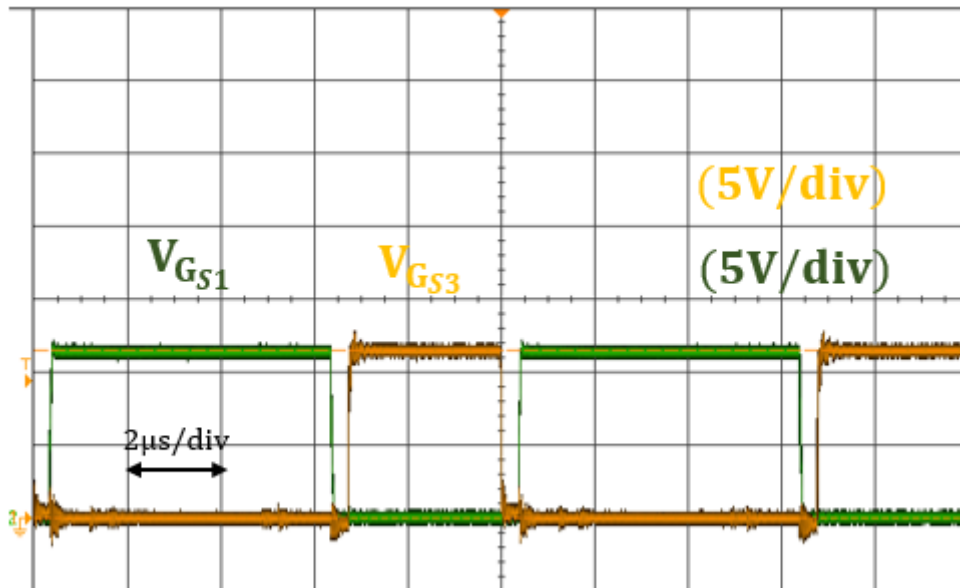


Figura 5.16. Señales de puerta de los MOSFET complementarios.

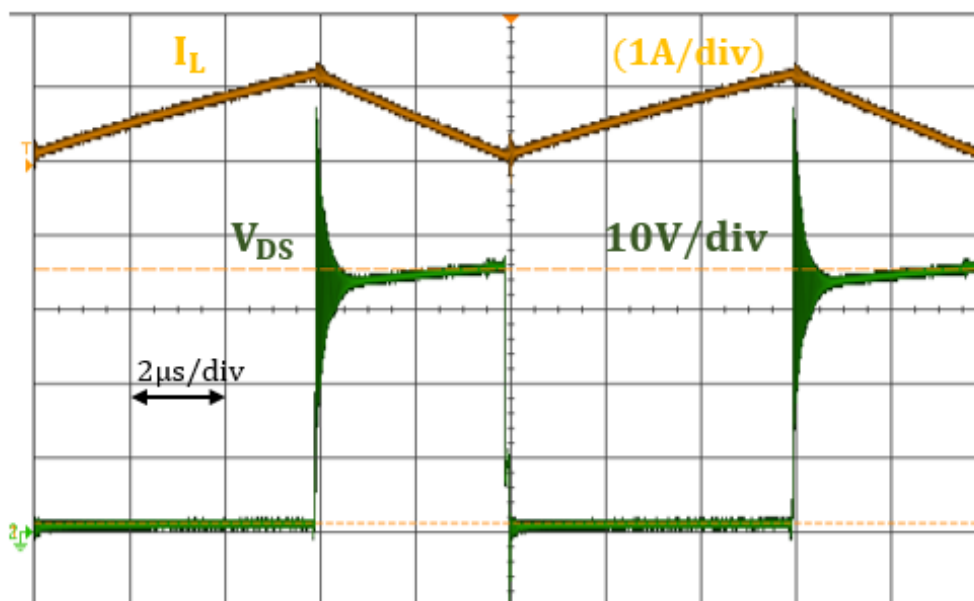


Figura 5.17. Corriente por la bobina del convertidor elevador convencional y tensión drenador-fuente del MOSFET S1.

En la Figura 5.17 se muestran la corriente por la bobina (en este caso, también la corriente de entrada) junto a la tensión drenador-fuente del transistor S1. En primer lugar, se aprecia que, para los instantes en los cuales S1 conduce (cuando su tensión drenador-

fuente es igual a 0) la bobina se carga y, por el contrario, en los instantes en los que permanece apagado, esta se descarga, tal y como se explicó en el análisis estático del Capítulo 2. Se observa que posee un rizado de en torno a 1,3A y un valor medio de 5,6, valores muy cercanos en ambos casos a los obtenidos en las simulaciones y que han sido recogidos en la Tabla 4.1. Comparativa de rizados de corriente de entrada en PSIM.

Por otro lado, la tensión drenador-fuente corresponde a la tensión de salida en los intervalos temporales en los que el transistor no se encuentra encendido. Se aprecia que se obtienen en torno a 35V (no llega a los 40V debido también a los tiempos muertos), por lo que el convertidor cumple con su función elevadora. Tal y como se observa, se producen sobreoscilaciones de tensión, las cuales acarrearán pérdidas de potencia. Sin embargo, estos valores no ponen en peligro el convertidor, pues está diseñado para trabajar con tensiones de hasta 600V nominales.

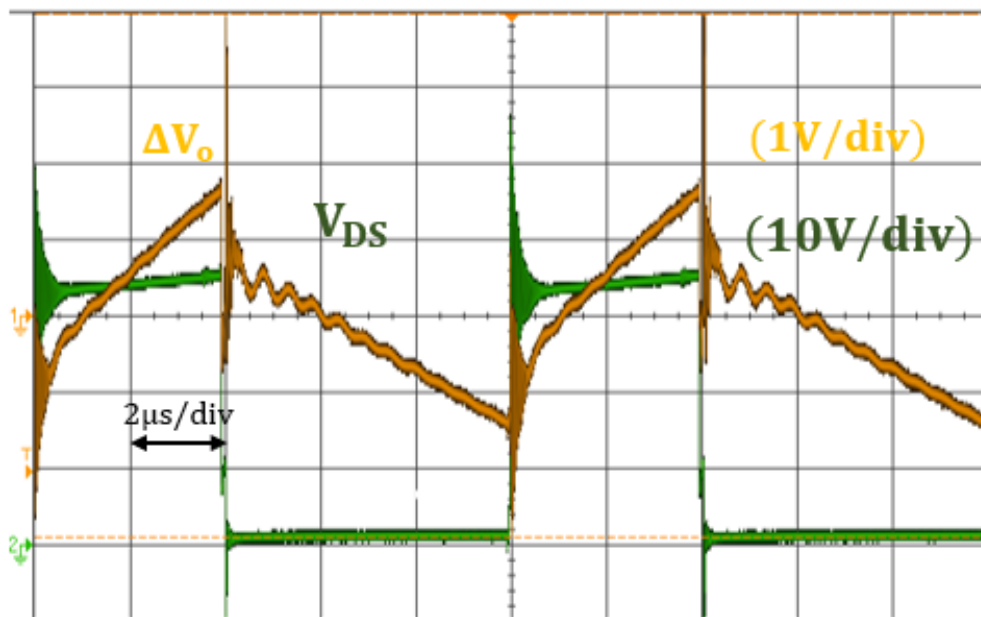


Figura 5.18. Rizado de tensión de salida del convertidor elevador y tensión drenador-fuente de S1.

Resulta interesante analizar el rizado de tensión en la salida, tal y como se muestra en la Figura 5.18, dado que la principal ventaja del convertidor elevador entrelazado respecto al básico es la de disminuir significativamente los rizados. Para esta topología, el rizado de

tensión a la salida es de aproximadamente 3V. Estos rizados son producidos debido a que las formas de onda de la tensión de salida del convertidor vienen determinadas por la carga y descarga de los condensadores de salida.

5.2.2. RESULTADOS PARA CONVERTIDOR ELEVADOR ENTRELAZADO.

Se activan otra vez los MOSFET S2-S4, permaneciendo la tensión de entrada y la carga exactamente igual que para las medidas del elevador básico. Las tensiones de puerta de los transistores complementarios permanecen igual que en la Figura 5.16. Por otro lado, las tensiones de puerta de los MOSFET que están desfasadas 180° se muestran en la Figura 5.19. Aunque se muestre el caso de los transistores S1-S2, la misma gráfica es válida para las señales de gobierno transistores S3-S4, idénticas, salvo por el desfase.

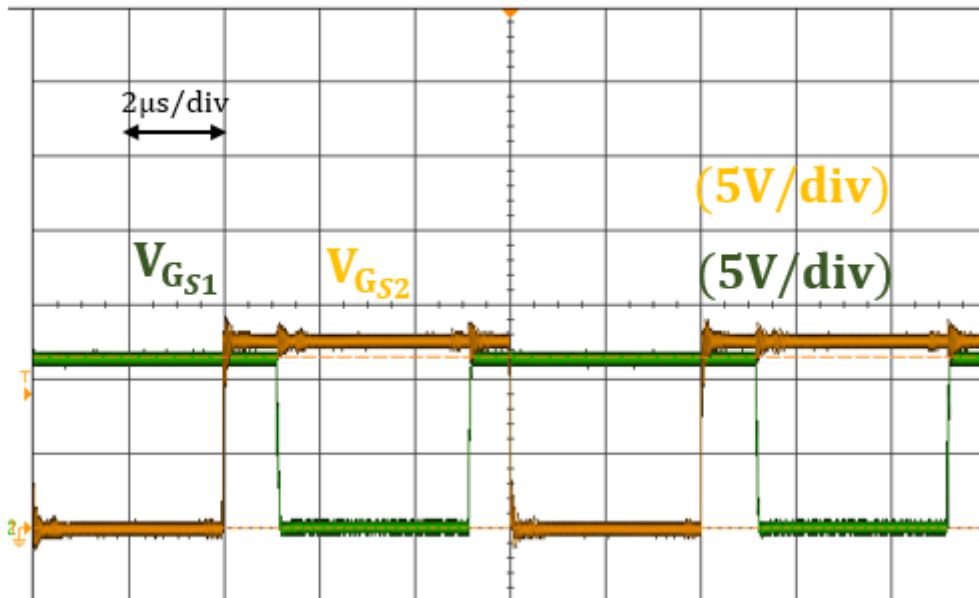


Figura 5.19. Señales de puerta de los MOSFET desfasadas 180°.

Para la medida de la corriente sobre las bobinas, solamente se muestra una de ellas pues las corrientes son prácticamente análogas, salvo porque se encuentran desfasadas 180°.

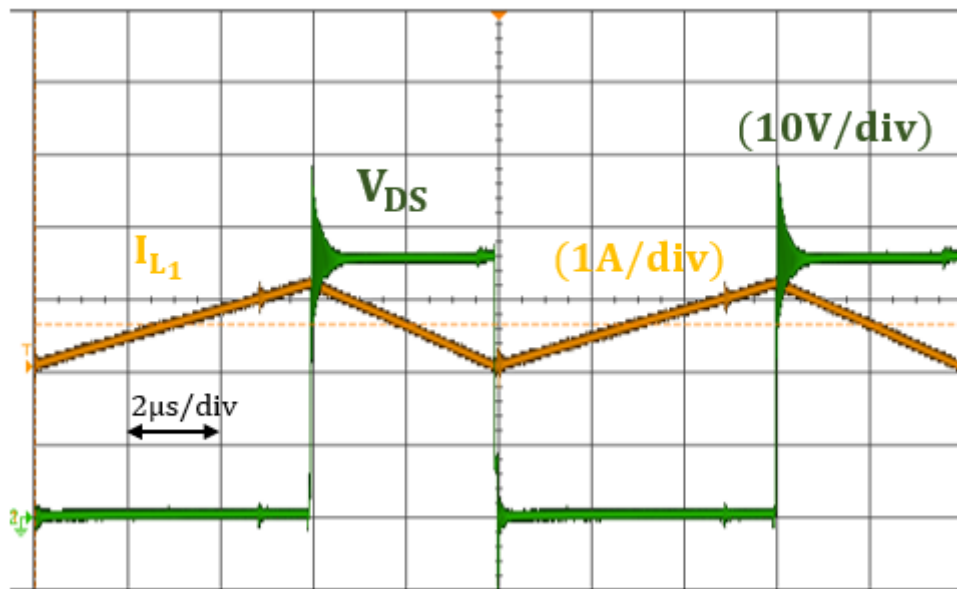


Figura 5.20. Corriente por una de las bobinas del convertidor elevador entrelazado y tensión drenador-fuente de S1.

Debido a que ahora, dos convertidores elevadores idénticos se encuentran trabajando en paralelo, la corriente de entrada se divide en dos corrientes con mismos valores y rizados, desfasadas 180°. Por tanto, en la

Figura 5.20 se aprecia que el valor medio de la corriente por la bobina es de 2,8A, la mitad de la que fluye para el caso del convertidor elevador básico, aunque se conserva el porcentaje de rizado respecto al valor medio.

El entrelazado permite que, al encontrarse estas dos corrientes desfasadas 180°, se compensen los rizados y, por tanto, el rizado de corriente de entrada sea muy inferior al visto en el elevador, tal y como se puede ver en la Figura 5.21. Dado que el ciclo de trabajo es superior a 0,5 el rizado no se anula por completo debido al desfase existente.

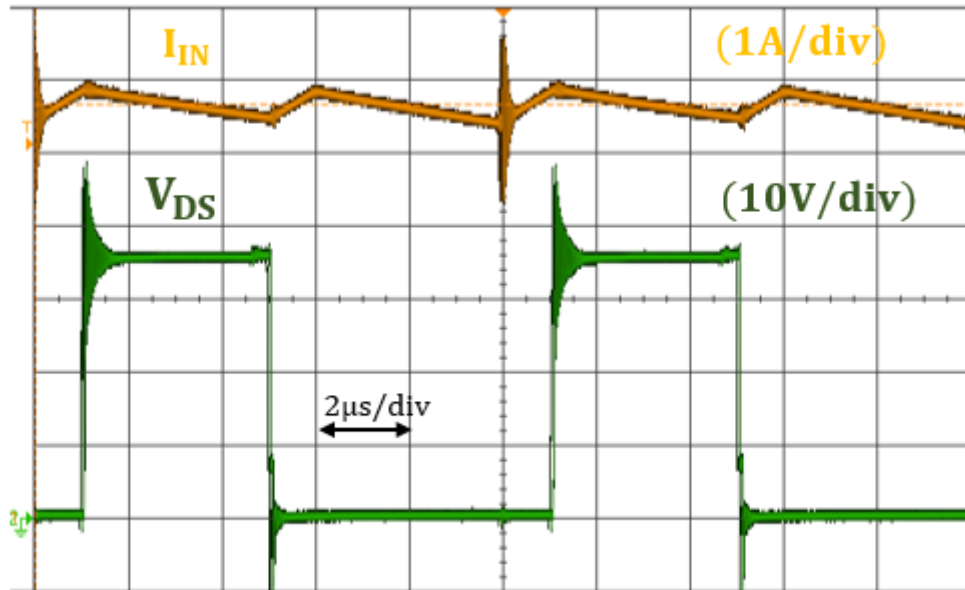


Figura 5.21. Corriente de entrada del convertidor elevador entrelazado y tensión drenador-fuente de S1.

En este caso, mientras que la corriente media de entrada continua en los 5.6A aproximadamente, apenas se tiene un rizado de 0,4A. Los rizado de corriente y tensión provocan daños en las baterías, por lo que conviene atenuarlo al máximo posible. Se observa también a nivel experimental que el entrelazado disminuye considerablemente estos rizados, mejorando las prestaciones del convertidor.

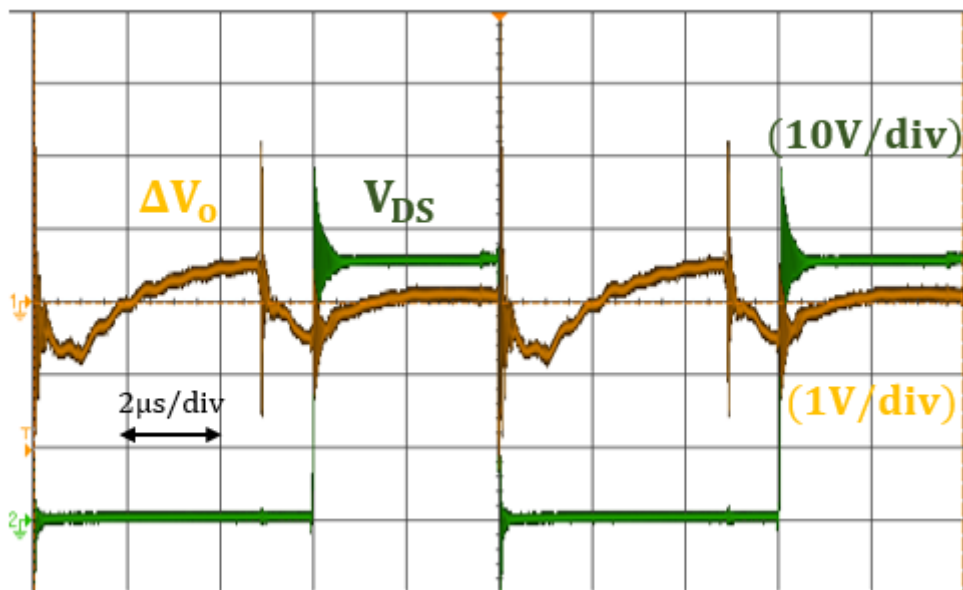


Figura 5.22. Rizado de tensión de salida del convertidor elevador entrelazado y tensión drenador-fuente de S1.

En la Figura 5.22. se muestra otra de las ventajas de esta topología: el rizado de la tensión de salida también se ve atenuado significativamente, pasando del anterior rizado de 3V a tener uno en torno a un 0,5-1V, valor entre seis y tres veces menor al del caso del elevador convencional.

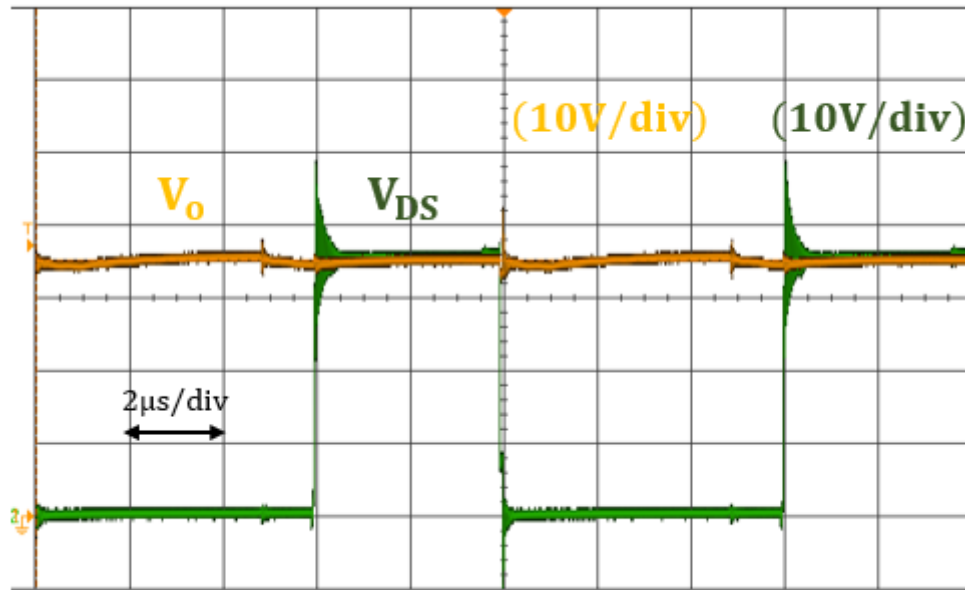


Figura 5.23. Tensión de salida del convertidor elevador entrelazado y tensión drenador-fuente de S1.

La tensión de salida del convertidor es mostrada en color amarillo en la Figura 5.23. Es del mismo valor que, en el caso del convertidor elevador básico, por lo que se valida también el correcto funcionamiento del prototipo con esta configuración. El valor de tensión de salida es medida mediante un polímetro conectando las patillas a los terminales de la carga, alcanzándose un valor de 35,33V, tal y como se muestra en la Figura 5.24. Este valor es de unos 2V menor al medido en la simulación. La diferencia se debe a las pérdidas de potencia del circuito que no son tenidas en cuenta cuando se realiza una simulación en PSIM.



Figura 5.24. Medida de la tensión de salida del convertidor elevador entrelazado mediante polímetro.

6. PLANIFICACIÓN DEL PROYECTO.

En el actual capítulo se realiza una estimación tanto cualitativa como cuantitativa del tiempo invertido para la elaboración de este proyecto fin de grado, mostrando mediante una tabla y un diagrama de Gantt las tareas realizadas y el tiempo invertido en cada una de ellas. Las tareas son mostradas por orden cronológico de su realización:

Actividades	Fecha. Inicio	Duración (días)	Fecha Fin
Planificación del proyecto	17/09/2021	5	21/09/2021
Búsqueda de información sobre aplicaciones prácticas	22/09/2021	3	24/09/2021
Búsqueda de información convertidores	26/09/2021	9	26/09/2021
Análisis estáticos manuscritos	27/09/2021	12	08/10/2021
Análisis estáticos simulados (MATLAB)	20/10/2021	10	29/10/2021
Búsqueda de información generación PWM	02/02/2022	4	05/02/2022
Implementación generación PWM en MPLAB	09/03/2022	7	15/03/2022
Diseño y construcción de bobinas	16/04/2022	12	27/04/2022
Diseño de etapa driver e interfaz	04/05/2022	3	06/05/2022
Soldadura de conexiones entre etapas	07/05/2022	3	09/05/2022
Realización de pruebas experimentales sobre el prototipo	10/05/2022	13	22/05/2022
Reparación MOSFET y soldadura de bobinas	13/05/2022	1	13/05/2022
Realización de pruebas simuladas	23/05/2022	4	26/05/2022
Redacción de la memoria	27/05/2022	40	01/07/2022

Tabla 6.1. Actividades realizadas.

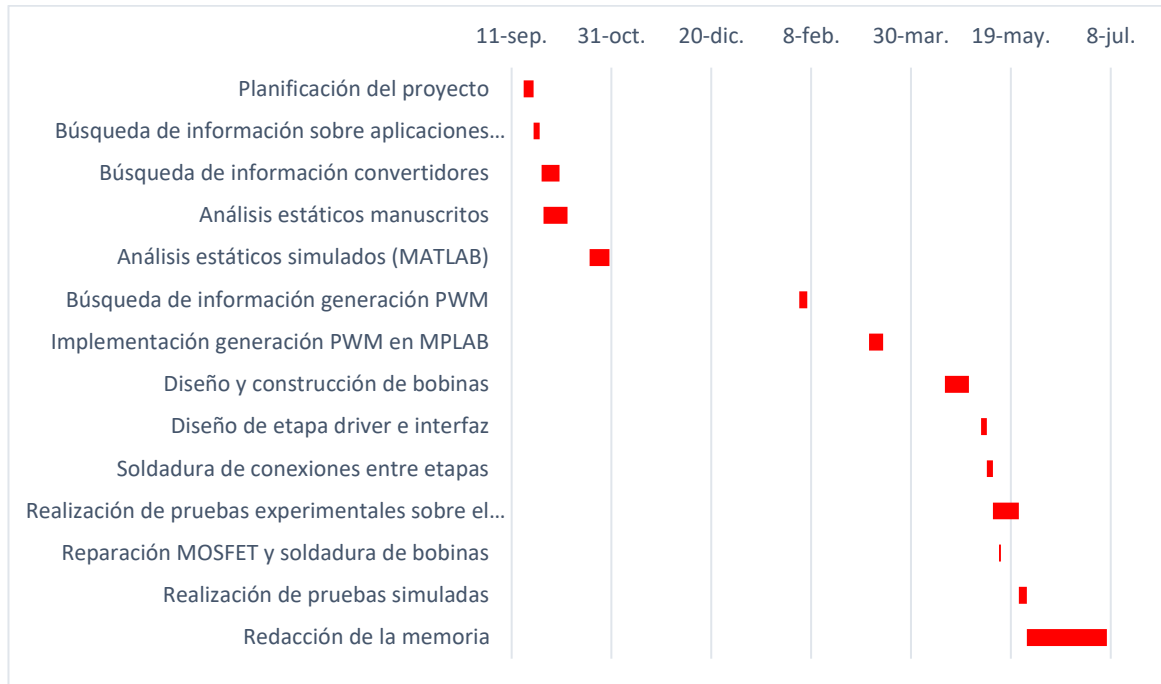


Figura 6.1. Diagrama de Gantt del desarrollo del TFG.

7. CONCLUSIONES.

A lo largo de este trabajo se ha tratado de presentar y demostrar las ventajas que incorpora la técnica de entrelazado con respecto a los convertidores elevadores convencionales y de los mejores ratios de conversión que permite la incorporación de la característica de doblador de tensión. Para ello, en primer lugar, se han expuesto las características de cada una de las tres topologías mediante un análisis estático de las mismas. La principal diferencia entre el entrelazado y el convencional reside en la atenuación de rizados de corriente de entrada y de tensión de salida, lo que implica una mejora significativa del rendimiento del convertidor. Asimismo, con la implementación del condensador flotante de valor $4,4\mu\text{F}$ en la topología entrelazada, se consigue aumentar en dos veces la tensión de salida obtenida con respecto a las otras topologías para un mismo ciclo de trabajo, lo que permite al convertidor operar con ciclos de trabajo menores para obtener la misma potencia que en el caso del elevador y el elevador entrelazado convencionales. Todo esto, además de repercutir en mejoras en las prestaciones del convertidor, permite reducir el tamaño de los componentes pasivos significativamente, abaratando costes y reduciendo tamaños. Dado que en el prototipo se utiliza además la rectificación síncrona, se ha realizado una explicación de esta configuración, que permite menores pérdidas para tensiones bajas y medias que el rectificador asíncrono y además permite al convertidor trabajar en modo bidireccional, condición necesaria para el intercambio de energía entre dos baterías interconectadas.

Para respaldar todo el fundamento teórico, se ha hecho uso de simulaciones intentando recrear las condiciones que presenta el prototipo del convertidor. Con estas simulaciones se ha demostrado la disminución de rizados con la implementación del entrelazado y el aumento en dos veces de la tensión de salida una vez añadida la característica de doblador de tensión.

De cara a corroborar los conceptos previos en la realidad, se han realizado medidas experimentales sobre el prototipo real, del cual se utilizó un prototipo anterior al que se le ha añadido las dos bobinas diseñadas por el programa ANSYS PExprt y el condensador flotante. Para manejar las puertas de los interruptores MOSFET se han generado señales

PWM a través de la tarjeta dsPIC33CH Curiosity, las cuales se han adaptado a través de un circuito driver. Los resultados obtenidos han sido satisfactorios, pues se ha corroborado tanto que se produce una elevación de la tensión siguiendo la expresión del ciclo de trabajo del convertidor como una disminución significativa de rizados. Debido a cuestiones de tiempo, no se ha podido introducir el análisis experimental del doblador de tensión, aunque este si ha sido realizado mediante simulaciones en el programa PSIM.

Respecto a trabajos futuros, podría resultar interesante realizar pruebas también a alta potencia, que es el campo donde las topologías presentadas en este proyecto poseen mayor sentido de uso. También se podría tratar de emular lo visto durante este trabajo para convertidores elevadores de más de dos módulos, para así poder observar cómo los rizados van disminuyendo a medida que el número de estos es mayor. También sería interesante tratar de realizar pruebas bidireccionales, ya que la configuración en rectificador síncrono permite al convertidor poder trabajar como un reductor-elevador (*Buck-Boost* en su nomenclatura en inglés).

8. REFERENCIAS.

- [1]. Y. Jang and M. M. Jovanovic, "Interleaved Boost Converter With Intrinsic Voltage-Doubler Characteristic for Universal-Line PFC Front End," in *IEEE Transactions on Power Electronics*, vol. 22, no. 4, pp. 1394-1401, July 2007, doi: 10.1109/TPEL.2007.900502.
- [2]. S. Nahar and M. B. Uddin, "Analysis the performance of interleaved boost converter," 2018 4th International Conference on Electrical Engineering and Information & Communication Technology (iCEEICT), 2018, pp. 547-551, doi: 10.1109/CEEICT.2018.8628104.
- [3]. dsPIC33CH Curiosity Dev Board DM330028-2 User's Guide
- [4]. Zúñiga, Javier Sebastián. "Diseño de Sistemas Electrónicos de Potencia", 4º curso del Grado en Ingeniería en Tecnologías y Sistemas de Telecomunicación, 2021.
- [5] Hoja de características de la familia dsPIC33. dsPIC33CH128MP508 Family Data Sheet (microchip.com).
- [6]. dsPIC33/PIC24 FRM High-Resolution PWM with Fine Edge Placement
- [7]. N. Coruh, S. Urgun, T. Erfidan and S. Ozturk, "A simple and efficient implementation of interleaved boost converter," *2011 6th IEEE Conference on Industrial Electronics and Applications*, 2011, pp. 2364-2368, doi: 10.1109/ICIEA.2011.5975988.
- [8]. Vazquez Ardura, Aitor. "Diseño de Sistemas Electrónicos Programables", 4º curso del Grado en Ingeniería en Tecnologías y Sistemas de Telecomunicación, 2021.
- [9]. Hoja de características del material de núcleo magnético 3C85.
- [10]. <https://electronica.guru/questions/15903/diferencia-entre-el-convertidor-de-refuerzo-dc-dc-sincrono-y>
- [11]. N. Hinov, D. Arnaudov, V. Valchev and S. Vuchev, "Comparative loss analysis of boost and synchronous boost DC-DC converters," *2017 XXVI International Scientific Conference Electronics (ET)*, 2017, pp. 1-4, doi: 10.1109/ET.2017.8124347.

A.1. Diseño de las bobinas con PExprt.

En este anexo se indica la forma de utilizar el software ANSYS PExprt, mediante el cual se han diseñado las dos bobinas presentes en el convertidor de este trabajo fin de grado.

Los pasos a seguir para el diseño de la bobina son los siguientes:

Abierto el programa, en primer lugar, se debe elegir el componente magnético a diseñar (en este caso, un inductor) y la metodología de diseño, entre dos opciones: basándose en forma de onda o basándose en convertidor. Para este caso se ha optado por diseñar basándose en el convertidor elevador, dado que el convertidor expuesto en este trabajo es una evolución del mismo, por lo que para el diseño se parte del elevador básico o convencional.

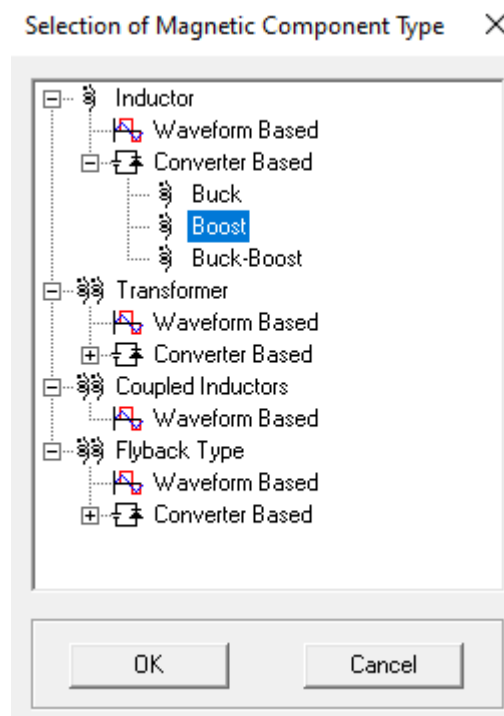


Figura A.1. Selección de componente magnético

Una vez elegido el modo de diseño, se deben introducir los datos del convertidor para el cual se quiere diseñar la inductancia:

- Frecuencia de conmutación de 100kHz.
- Potencia de salida de 100W.
- Tensión de entrada de 15V.
- Tensión de salida de 40V.
- Rizado de corriente por la inductancia del 20%.

El programa calcula las formas de onda de corriente por la bobina, así como el valor de la inductancia y la corriente media, el valor de la carga o de la corriente de salida.

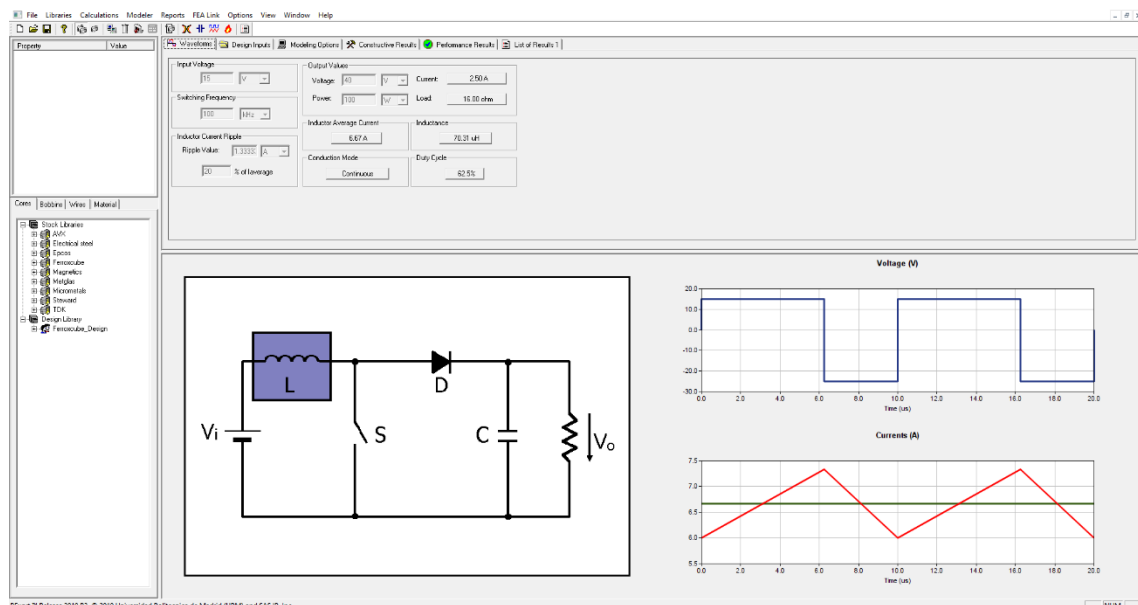


Figura A.2. Selección de datos del convertidor.

A continuación, se establecen los parámetros de diseño de la bobina: posición del entrehierro, valores límite para filtrar resultados durante la simulación, temperatura ambiente...

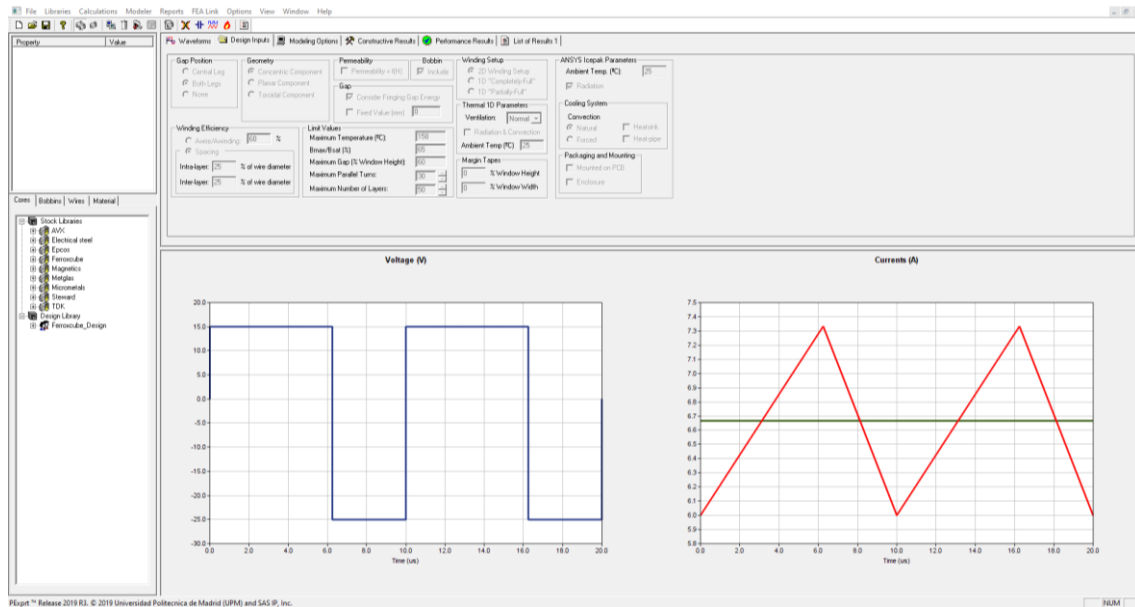


Figura A.3. Selección de parámetros de diseño de la bobina.

Una vez establecidos tanto los datos del convertidor como los parámetros de diseño de la inductancia, se deben elegir los modelos de cada una de las partes que conforman la bobina, hay cuatro partes a elegir:

- Núcleo o *Core*.
- Carrete o *Bobbin*.
- Cable o *Wire*.
- Material del que está formado el núcleo.

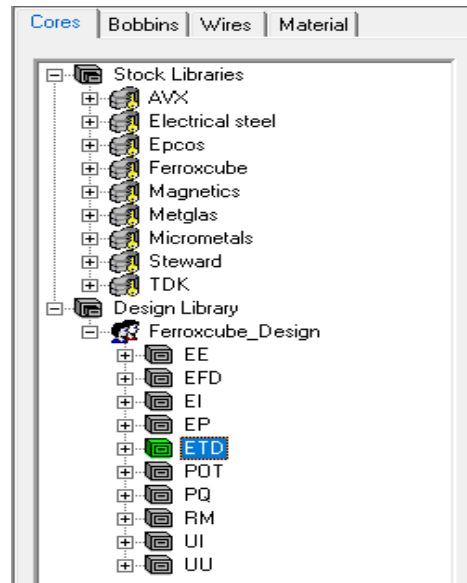


Figura A.4. Selección de componentes del elemento magnético

El último paso para la obtención del diseño consiste en realizar la simulación. El software PExprt compara todos los modelos posibles de cada uno de los componentes y realiza un cribado, entre todas las bobinas posibles, para obtener los mejores resultados en términos de pérdidas de potencia mínimas, volumen ocupado o factor de ventana, entre otros.

El programa realiza todas las combinaciones de componentes posibles sin tener en cuenta limitaciones que pueda tener el usuario, por lo que depende de este elegir una solución que sea adecuada para la aplicación que esté llevando a cabo.

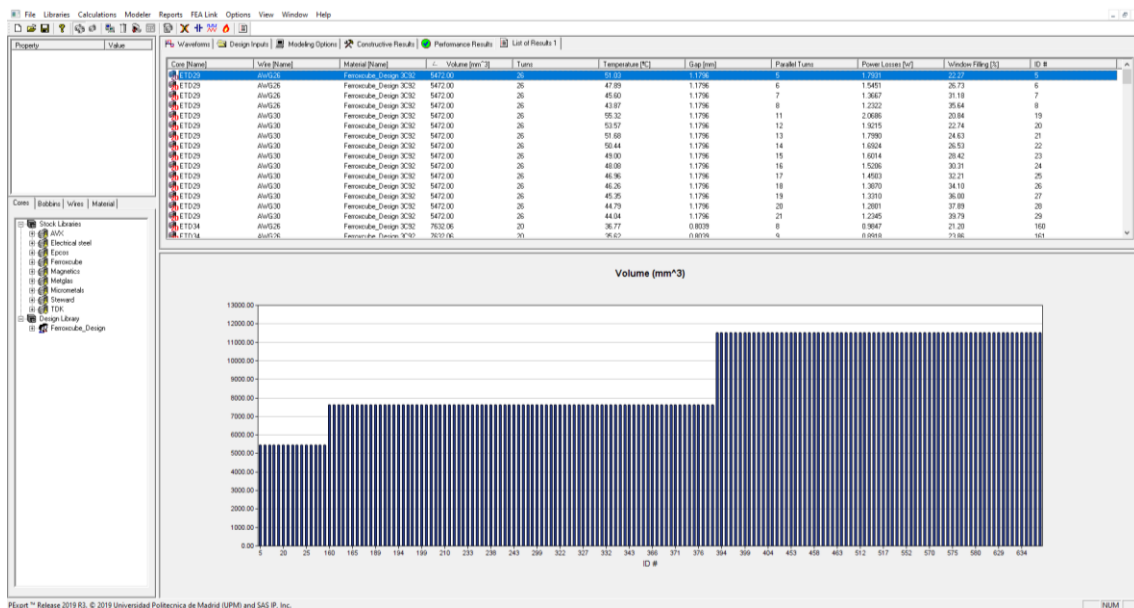


Figura A.5. Lista con los resultados obtenidos tras la simulación.

Las características finalmente escogidas para las dos bobinas del convertidor son las siguientes:

- Núcleo: ETD34.
- Material: 3C85
- Cable: AWG30.
- Volumen (mm³): 7632,06.
- Vueltas: 22
- Vueltas paralelas (del par trenzado): 1
- Entrehierro (mm): 1,03.
- Factor de ventana: 35%.

Se ha optado por un tamaño de núcleo, ETD34, que permita no superar pérdidas del 1% de la potencia total del convertidor sin desembocar ello en un tamaño excesivo de la bobina y en una variación de temperatura no asumible. El material 3C85 ha sido elegido al

ser el único tipo disponible en el laboratorio. El tamaño del entrehierro es adecuado pues no debe exceder los 1,5mm y el factor de ventana se encuentra dentro del umbral del 30% - 40% recomendado.

Las pérdidas producidas en la bobina se dividen en dos tipos: pérdidas en el devanado (también denominadas perdidas en el cobre) y perdidas en el núcleo

Las pérdidas del devanado se calculan según la expresión:

$$P_{Cu} = R_{Cu} \cdot i_{ef}^2 \quad (37)$$

Siendo R_{Cu} la resistencia del cobre e i_{ef} el valor eficaz de la corriente que atraviesa la bobina.

Las pérdidas en el núcleo, por otra parte, se pueden calcular mediante la siguiente expresión:

$$P_{Fe} = k \cdot f^x \cdot B_p^y \cdot V_e \quad (38)$$

siendo:

V_e el volumen efectivo del núcleo.

B_p el valor de pico de la componente de alterna de la densidad de flujo.

y k , x e y unas variables que se obtienen a partir de la curva de perdidas dada por el fabricante, como la mostrada en Figura A.6 para el material 3C85.

PExprt realiza estimaciones precisas tanto de las pérdidas en el devanado como de las pérdidas en el núcleo, como se muestra en el análisis de rendimiento de la Figura A.7

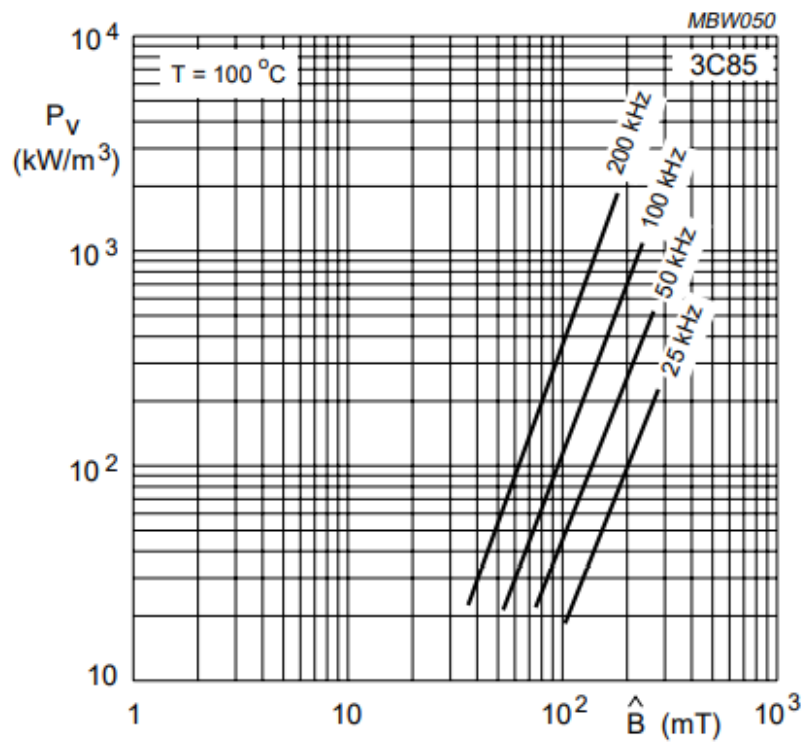


Figura A.6. Pérdidas por unidad de volumen en función de la densidad de flujo con la frecuencia como parámetro para el material 3C85 [9].

Una vez finalizado el proceso de análisis, el usuario puede comprobar los datos de rendimiento de la bobina escogida. En él se incluyen datos como las pérdidas producidas en la bobina, densidad de corriente, densidad de flujo, resistencia de continua o valor eficaz de la corriente a través de la bobina:

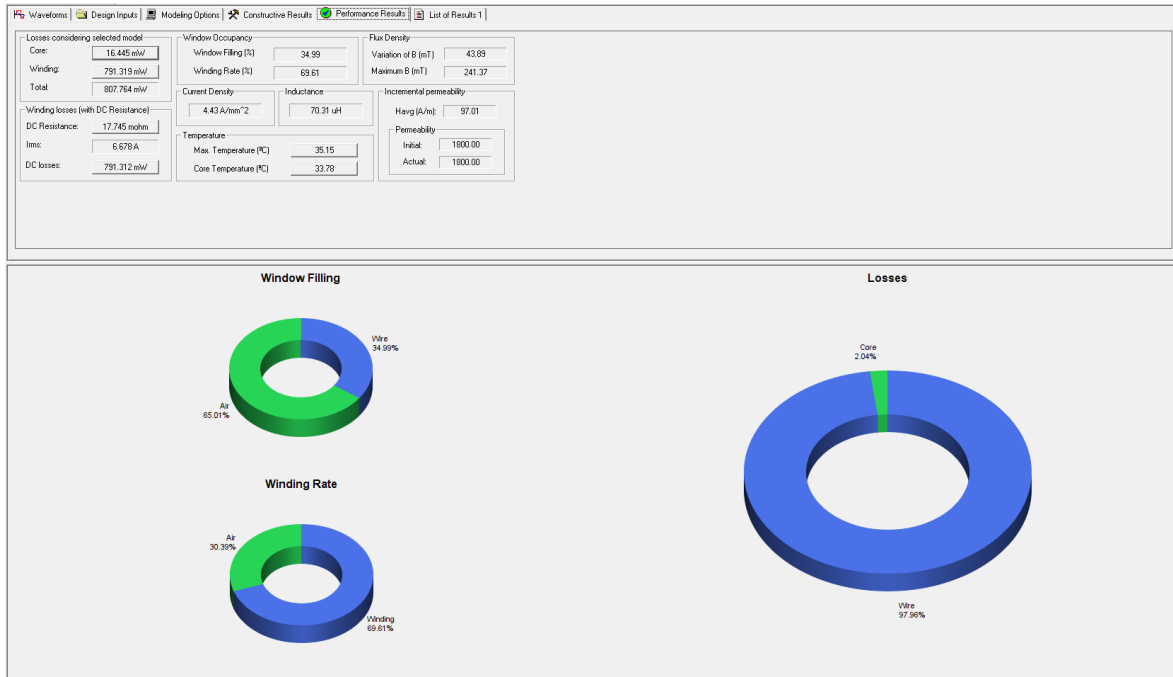


Figura A.7. Análisis de rendimiento de la bobina elegida.

Los valores de los parámetros relevantes se resumen en una tabla a continuación:

Valor eficaz de corriente por bobina (A)	6,678
Resistencia del devanado (Ω)	17,745
Perdidas en el cobre (mW)	791,319
Pérdidas en el núcleo (mW)	16,445
Densidad de flujo magnético (mT)	241,37
Temperatura de núcleo ($^{\circ}\text{C}$)	33,78
Temperatura máxima alcanzada ($^{\circ}\text{C}$)	35,15

Tabla A.1. Valores significativos del análisis de rendimiento de la bobina.

Para las características de la bobina se obtienen unas pérdidas totales de 807,764mW, menos del 1% de la potencia máxima del convertidor (100W). La variación de temperatura

respecto a la temperatura ambiente es de apenas 10°C, muy inferior al límite de 90°-100° que se suele establecer en estos casos.

Cabe destacar que, dado que la metodología de entrelazado consiste en conectar N convertidores idénticos en paralelo, la corriente que atraviese las bobinas una vez que los convertidores sean interconectados será N veces menor del valor establecido para el diseño de estas.

A la hora de diseñar la bobina, un aspecto muy importante a tener en cuenta es el de asegurarse que la densidad de flujo magnético, denotada como B y medida en teslas(T), no supera el límite de saturación [4]:

$$B_{\text{máx}} = \frac{L \cdot i_{\text{máx}}}{n \cdot A_e} \quad (39)$$

Siendo L la inductancia de la bobina, $i_{\text{máx}}$ el valor máximo de corriente que la atraviesa, n el número de vueltas del devanado y A_e el área efectiva de la bobina.

Si $B_{\text{máx}} > B_{\text{sat}}$, el diseño de la bobina no se considera válido

Tal y como se puede ver en la Tabla A.1. Valores significativos del análisis de rendimiento de la bobina., el valor de saturación de la densidad de campo magnético para el material escogido es de unos 450mT, mientras que el valor máximo de B para la bobina diseñada, como se muestra en la Tabla A.1, apenas alcanza los 241,37mT, por lo que se cumple la condición y el diseño de la bobina escogido es perfectamente válido.

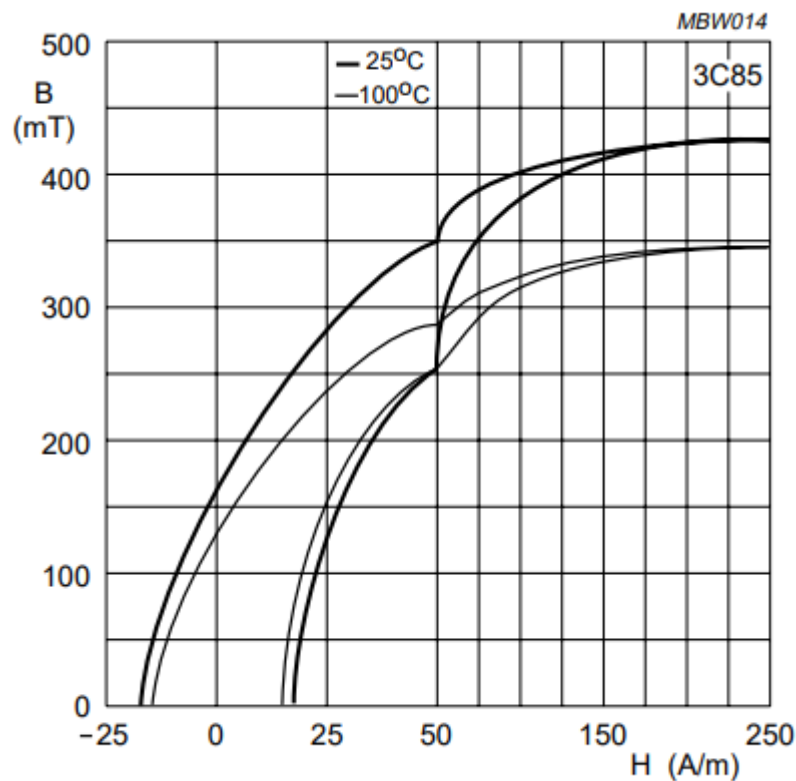


Figura A.8. Valores de la densidad de flujo en función del campo magnético para el material 3C85.

Habiendo dado por concluido el proceso de elección de la bobina, se lleva a cabo la construcción de esta. El proceso de montaje consta de los siguientes pasos:

- En primer lugar, se devana el bobinado previamente trenzado sobre el carrete escogido, tratando de que no queden espacios libres entre las vueltas, dado que esto repercute en un aumento de las pérdidas.
- A continuación, se introducen los núcleos magnéticos, en forma de “E”, y se establece el entrehierro (separación entre núcleos) que se ha determinado en el proceso de diseño.
- Por último, se colocan los clips sobre el carrete, de forma que todo el conjunto quede sujeto correctamente.

Para corroborar que la bobina posee el valor de inductancia requerida, se utiliza un Analizador de Impedancias, al cual se deben conectar los dos terminales de la bobina:

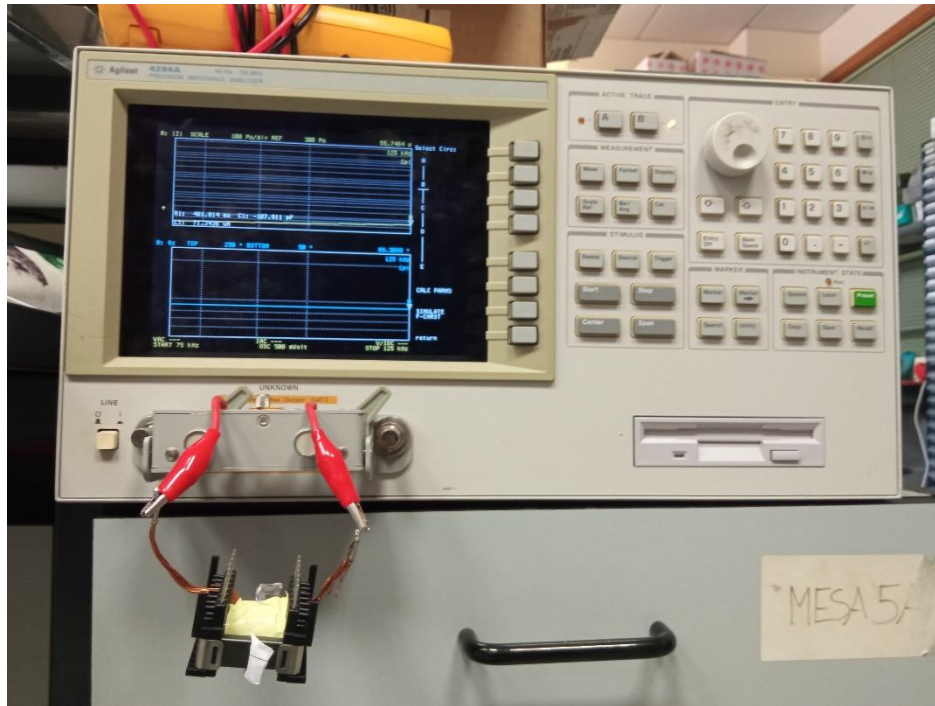


Figura A.9. Medida de la inductancia de una de las bobinas construidas en el analizador de impedancias.

A.2. MPLAB Code Configurator (MCC).

El código empleado para la generación de las señales PWM ha sido creado con el software de Microchip: MPLAB X. El software incorpora un entorno gráfico, MPLAB Code Configurator, que permite generar el código de una manera mucho más sencilla y rápida: el usuario introduce los parámetros que desee para cualquiera de los módulos de la dsPIC33CH u otro cualquier DSC que se vaya a utilizar. Una vez configurados dichos parámetros, el entorno gráfico genera el código necesario para programar la tarjeta en cuestión, sin necesidad de configurar uno a uno los distintos registros del DSC en el proyecto base.

Se procede a explicar la configuración realizada para la generación de las señales PWM utilizadas en este proyecto

En primer lugar, se permite escoger los módulos periféricos necesarios a utilizar entre varias opciones disponibles (displays, LEDs, conversores analógico-digital...). En este caso, únicamente se implementa como periférico el módulo PWM.

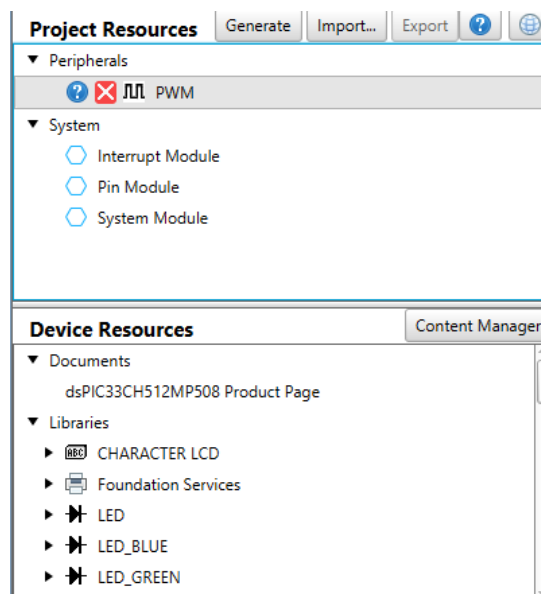


Figura A.10. Selección de modulo PWM en MCC.

El siguiente aspecto por configurar es la frecuencia de reloj utilizada para el módulo PWM. La dsPIC33CH posee varias fuentes posibles de reloj [5] [explicar un poco opciones]. En el presente caso se selecciona el oscilador FRC interno con una frecuencia de 8MHz:

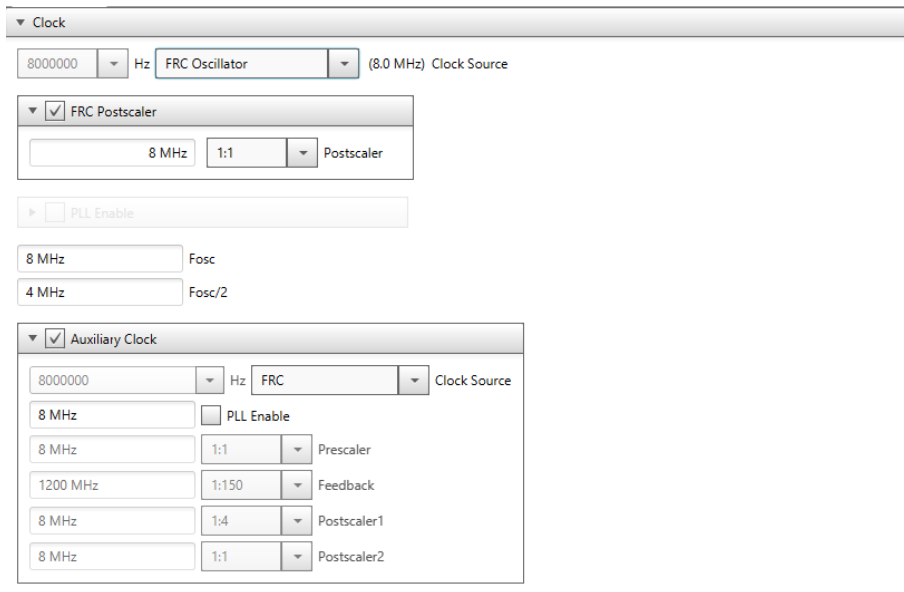
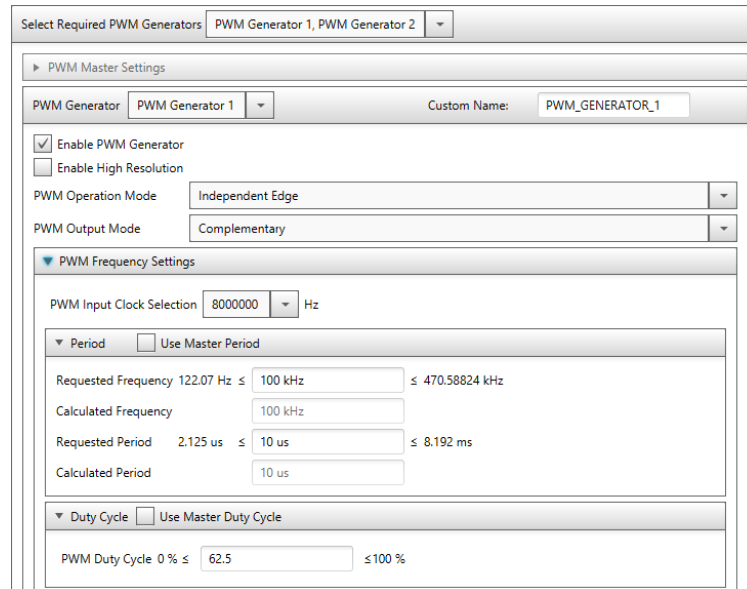


Figura A.11. Selección de la señal de reloj de la dsPIC33 en MCC.

El tercer paso consiste en la propia configuración de las señales PWM que va a generar la dsPIC33. Se han de escoger los generadores PWM que han de utilizarse de entre los cuatro posibles. Para este caso se activan los generadores PWM1 y PWM2. Como se mencionó con anterioridad, cada generador produce dos señales PWM. En este caso se configuran dichas señales como complementarias entre sí. Además, se introduce la frecuencia de las señales: 100kHz, el ciclo de trabajo de estas: 0.625 y, en este caso, para evitar cortocircuitos, se introducen tiempos muertos para flancos de subida y de bajada: en ambos casos de 375ns. Aunque la configuración mostrada en la Figura A.1212 es la realizada para el generador 1, la configuración es idéntica para el caso del generador 2.



Select Required PWM Generators: PWM Generator 1, PWM Generator 2

PWM Master Settings

PWM Generator: PWM Generator 1 Custom Name: PWM_GENERATOR_1

Enable PWM Generator
 Enable High Resolution

PWM Operation Mode: Independent Edge
PWM Output Mode: Complementary

PWM Frequency Settings

PWM Input Clock Selection: 8000000 Hz

Period Use Master Period

Requested Frequency: 122.07 Hz ≤ 100 kHz ≤ 470.58824 kHz
Calculated Frequency: 100 kHz

Requested Period: 2.125 us ≤ 10 us ≤ 8.192 ms
Calculated Period: 10 us

Duty Cycle Use Master Duty Cycle

PWM Duty Cycle: 0 % ≤ 62.5 ≤ 100 %

Figura A.12. Configuración de parámetros del módulo PWM.

Finalizada la configuración, el código de todos los parámetros configurados se importan al proyecto base con el nombre *MCC generated files*. En cada uno de estos archivos, los registros que sin MCC tendrían que haber sido configurados manualmente aparecen ya configurados con los valores necesarios para cumplir con los valores asignados a estos parámetros.

Solamente existe un aspecto que no se ha realizado por MCC, el cual ha sido detallado en el Capítulo 5: introducir el desfase de 180° entre generadores PWM. Debido a retardos en las pistas y los componentes de la dsPIC33CH, ambos generadores no están sincronizados (existe cierto desfase entre ambos), por tanto, se debe realizar el desfase de 180° teniendo en cuenta además el retardo existente mediante la configuración manual de los registros PGxPHASE, PGxDC y PGxPER, tal y como se indica en las ecuaciones (34), (35) y (36).